

YF8P468

8位RISC单片机

产品说明书

说明书发行履历:

版本	发行时间	新制/修订内容
2016-06-A1	2016-06	

1、概述

YF8P468 是一款8 位RISC单片机，它采用低功耗、高速CMOS 的工艺。该芯片集成有WDT、RAM、ROM、可编程实时时钟计数器，内部/外部中断、掉电模式、LCD 驱动器、红外发射功能和三态I/O 口。有7 位选项位是提供给用户的要求的，其中的多层保护位用来防止程序被读出，它还提供了13 位用户ID 选项。具有OTP-ROM特点的 YF8P468 方便了用户开发和校验程序，而且用户可以使用EMCWriter 轻松地烧写程序代码。

主要应用于空调遥控器、医疗设备、家用电器等系统。其主要特点如下：

CPU:

- 工作电压和工作温度范围：
 - ◇ 商业级：1.9V ~ 5.5 V. (0°C~+70°C)
 - ◇ 工业级：2.1V ~ 5.5 V. / (at -40°C~+85°C),
 - 工作频率：DC ~ 10MHz
 - 双时钟工作模式
 - ◇ 高频振荡器可选择晶振、RC 或PLL（锁相环）模式
 - ◇ 低频振荡器可选择晶振或RC 模式
 - 共272 字节SRAM
 - ◇ 144 字节通用寄存器
 - ◇ 128 字节片上数据RAM
 - 4K*13 位片内ROM
 - 28 个双向三态I/O 口
 - ◇ 通常有12 个双向三态I/O 口
 - ◇ 16 个双向三态I/O 口与LCD segment 输出共用
 - 8 级堆栈供程序嵌套
 - 8 位实时时钟/计数器
 - 1 个红外发射口/PWM 发生器
 - 4 个8 位可自动装载的计数/定时器，溢出中断
 - ◇ 计数器1：独立计数器
 - ◇ 计数器2、高电平脉宽定时器（HPWT）和低电平脉宽定时器（LPWT）与IR 功能共用
 - 可编程看门狗功能，可用于Normal 模式，Green 模式和Idle 模式
 - 工作模式：
 - ◇ Normal 模式：CPU 的工作频率是主频(Fm)
 - ◇ Green 模式：CPU 的工作频率是从频(Fs)而主频(Fm)停止振荡
 - ◇ Idle 模式：CPU 不工作，但LCD 驱动还在工作
 - ◇ Sleep 模式：整个芯片停止工作
 - 输入端口从Idle 及Sleep 模式唤醒功能（P6，P8）
 - 8 个中断源，包括3 个外部中断5 个内部中断
 - ◇ 内部：TCC、计数器1、计数器2、高电平脉宽定时器、低电平脉宽定时器
 - ◇ 外部：INT0、INT1、引脚状态改变唤醒（P6 和P8）中断
-

LCD:

- 4 个common 引脚
- 32 个segment 引脚
- 1/3、1/2 bias
- 1/4、1/3、1/2 duty

封装:

- Dice form : 59 pin
- QFP-64 pin : (Body 14mm*20mm)
- LQFP-64 pin: (Body 7mm*7mm)
- LQFP-44 pin : (Body 10mm*10mm)
- QFP-44 pin : (Body 10mm*10mm)

2、功能框图及引脚说明

2.1、功能框图

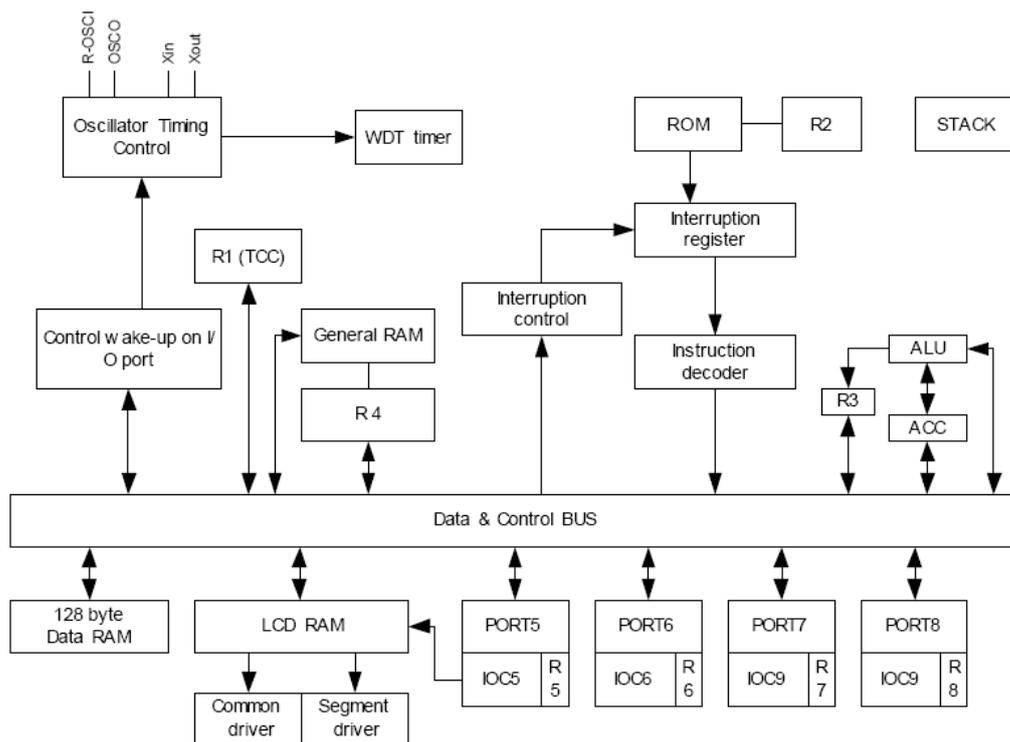


图 1、系统框图

2.2、引脚排列图

2.2.1、QFP64

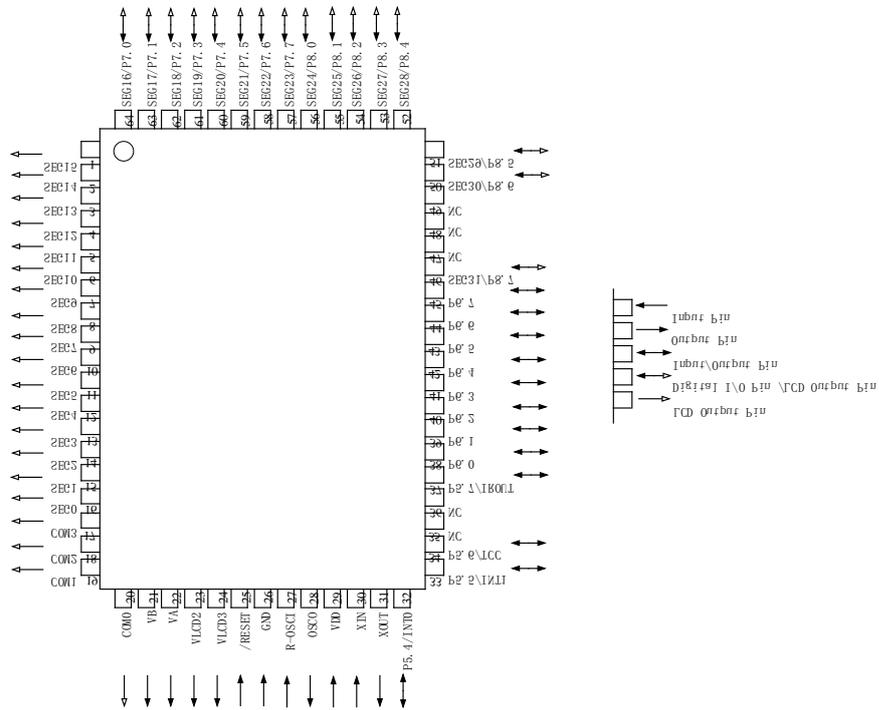


图 2、

2.2.2、LQFP64

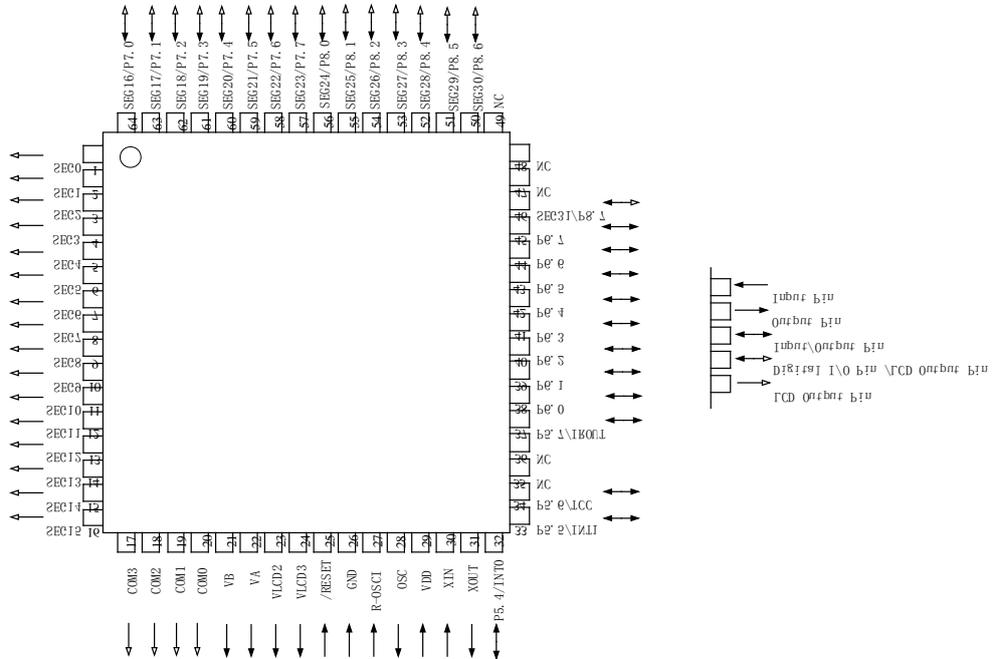


图 3、

2.2.3、QFP44

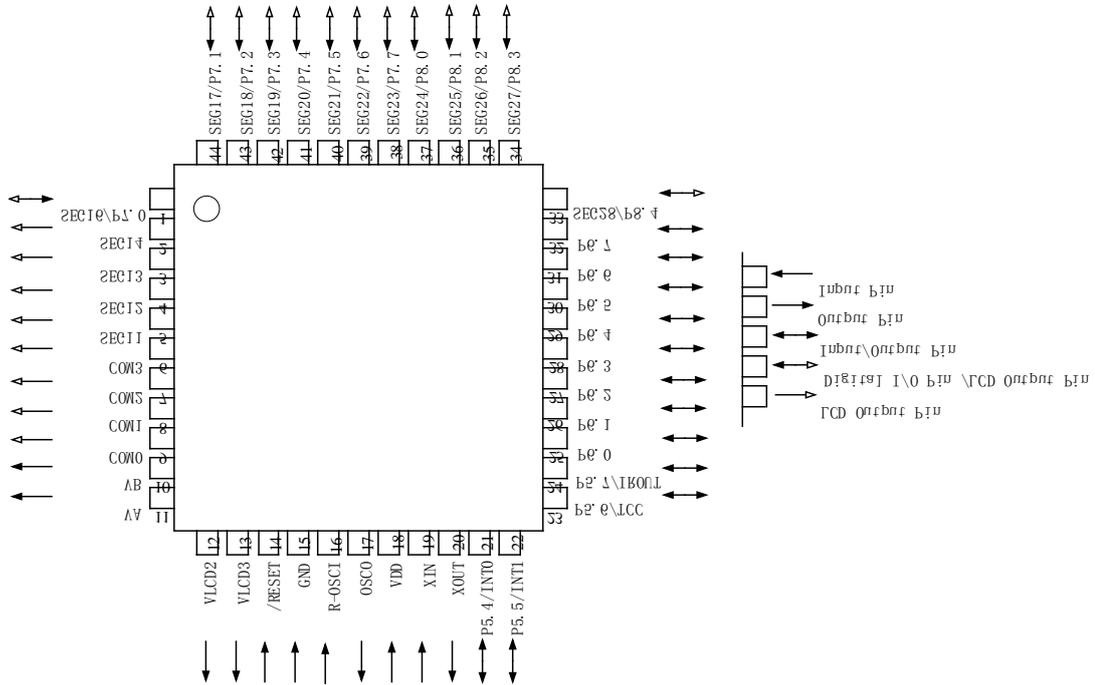


图 4、

2.2.4、LQFP44

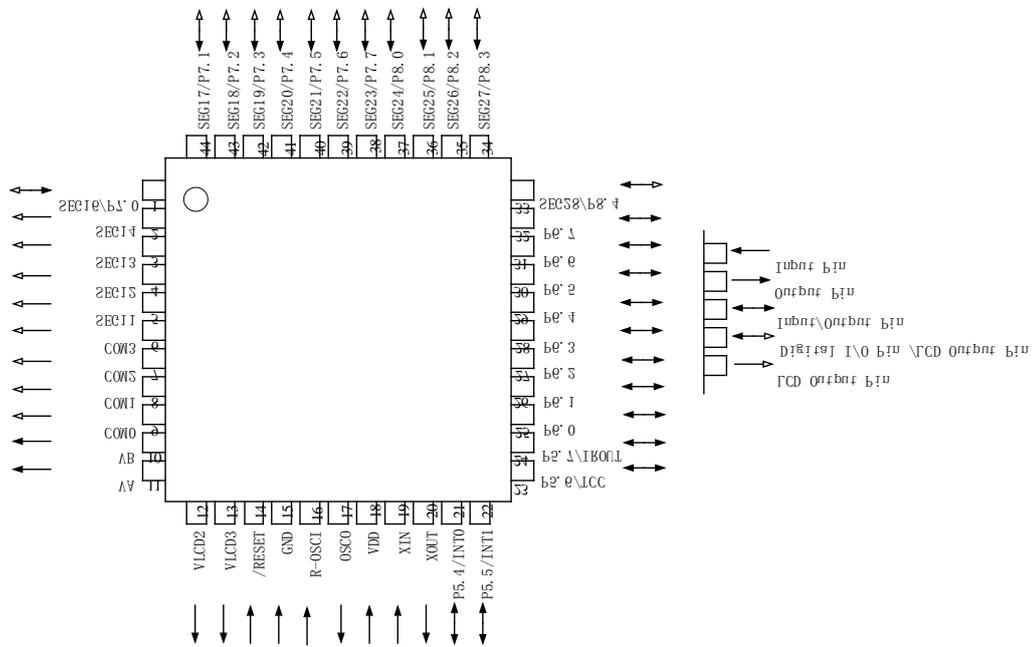


图 5、

2.3、引脚说明

2.3.1、QFP64 封装引脚说明

引脚	符号	I/O	说明
29	VDD	I	电源
26	GND	I	地
27	R-OSCI	I	晶振模式时：晶振输入 RC 模式时：接上拉电阻。 PLL 模式时：接0.01 μ F 电容到地 当不使用高频时，该脚必须连接0.01 μ F 的电容到地及要选择 PLL 模式。
28	OSCO	O	晶振模式时：晶振输出 RC 模式时：指令时钟输出。
30	XIN	I	晶振模式时：从振荡器输入端，接32.768KHz 晶振 RC 模式时：接上拉电阻
31	XOUT	O	晶振模式时：接32.768KHz 晶振 RC 模式时：指令时钟输出
25	/RESET	I	低电平有效，当设置该引脚为/RESET，当保持逻辑低电平时芯片将复位
32、33	P5.4/INT0 P5.5/INT1	I/O	* 通用I/O & 外部中断 * INT0 中断源，由IOC71 的位7 (INT_EDGE)设置上升沿或下降沿触发 * INT1 中断源是下降沿信号* 引脚状态改变时能够从Sleep 及Idle 模式中唤醒
34	P5.6/TCC	I/O	*通用I/O & 外部计数器输入端 *该引脚是外部TCC时能够工作于NORMAL、GREEN、IDLE 模式
37	P5.7/IROUT	I/O	* 通用I/O & IR 模式输出引脚 * 灌电流能达到20mA/5V.
38~45	P6.0 ~ P6.7	I/O	* 通用I/O 引脚 *上拉&下拉&漏极开路功能. *引脚状态改变时能够从SLEEP 和IDLE 模式中唤醒
17~20	COM3~COM0	O	LCD common 输出引脚
16~1	SEG0~SEG15	O	LCD segment 输出引脚
64~57	SEG16/P7.0 ~ SEG23/P7.7	O/(I/O)	LCD segment 输出引脚，与通用I/O 引脚共用

56 ~ 50 46	SEG24/P8.0 ~ SEG30/P8.6 SEG31/P8.7	O/(I/O)	* LCD segment 输出引脚, 与通用I/O 引脚共用 * 通用I/O 口, 当引脚状态改变时, 能够从SLEEP 和IDLE 模式中唤醒芯片 * 通用I/O 口, 支持上拉功能
21	VB		为得到LCD bias 该引脚连接电容
22	VA		为得到LCD bias 该引脚连接电容
23	VLCD2	I/O (Power)	LCD bias 电压连接引脚
24	VLCD3	I/O (Power)	LCD bias 电压连接引脚

2.3.2、QFP44 和LQFP44引脚说明

引脚	符号	I/O	说明
18	VDD	I	电源
15	GND	I	地
16	R-OSCI	I	晶振模式时: 晶振输入 RC 模式时: 接上拉电阻. PLL 模式时: 接0.01 μ F 电容到地 当不使用高频时, 该脚必须连接0.01 μ F 的电容到地及要选择PLL 模式。
17	OSCO	O	晶振模式时: 晶振输出 RC 模式时: 指令时钟输出.
19	XIN	I	晶振模式时: 从振荡器输入端, 接32.768KHz 晶振 RC 模式时: 接上拉电阻
20	XOUT	O	晶振模式时: 接32.768KHz 晶振 RC 模式时: 指令时钟输出
14	/RESET	I	低电平有效, 当设置该引脚为/RESET, 当保持逻辑低电平时芯片将复位
21、22	P5.4/INT0 P5.5/INT1	I/O	*通用I/O & 外部中断 * INT0中断源, 由IOC71 的位7 (INT_EDGE)设置上升沿或下降沿触发 * INT1中断源是下降沿信号 *引脚状态改变时能够从Sleep 及Idle 模式中唤醒
23	P5.6/TCC	I/O	*通用I/O & 外部计数器输入端 *该引脚能够工作于NORMAL、GREEN、IDLE 模式
24	P5.7/IROUT	I/O	*通用I/O & IR 模式输出引脚 *灌电流能达到20mA/5V.

25~32	P6.0 ~ P6.7	I/O	*通用I/O 引脚 *上拉&下拉&漏极开路功能. *引脚状态改变时能够从SLEEP和IDLE 模式中唤醒
6~9	COM3~COM0	0	LCD common 输出引脚
5~2	SEG11~SEG14	0	LCD segment 输出引脚
1 44 ~ 38	SEG16/P7.0 SEG17/P7.1 ~ SEG23/P7.7	0/(I/O)	LCD segment 输出引脚, 与通用I/O引脚共用
37 ~ 33	SEG24/P8.0 ~ SEG28/P8.4	0/(I/O)	* LCD segment 输出引脚, 与通用I/O引脚共用 *通用I/O 口, 当引脚状态改变时, 能够从SLEEP和IDLE 模式中唤醒芯片 *通用I/O 口, 支持上拉功能
10	VB	0	为得到LCD bias 该引脚连接电容
11	VA	0	为得到LCD bias 该引脚连接电容
12	VLCD2	0	LCD bias 电压连接引脚
13	VLCD3	0	LCD bias 电压连接引脚

3、电特性

3.1、极限参数

除非另有规定, $T_{amb}=25^{\circ}\text{C}$

参数名称	符号	条件	最小	最大	单位
工作电压	V_{DD}		GND-0.3	+7.0	V
输入电压	V_I	Port5, Port6, Port7, Port8	GND-0.3	VDD+0.3	V
输出电压	V_O	Port5, Port6, Port7, Port8	GND-0.3	VDD+0.3	V
工作温度	T_{OPR}		-40	85	$^{\circ}\text{C}$
储存温度	T_{STG}		-65	150	$^{\circ}\text{C}$
功耗	P_D			500	mW
工作频率			32.768K	10M	Hz
焊接温度	T_L	10 秒 (QFP)	250		$^{\circ}\text{C}$

3.2、电气特性

3.2.1 直流参数 1 (除非另有规定, $T_a = 25\text{ }^\circ\text{C}$, $V_{DD} = 5.0\text{V}$, $GND = 0\text{V}$)

参数名称	符号	测试条件	规范值			单位
			最小	典型	最大	
晶振: $V_{DD} = 5\text{V}$	FXT	2种时钟的2个周期	32.768K	8M	10M	Hz
从振荡	Fs	2种时钟的2个周期		32.768		KHz
外接电阻的从振荡	ERIC	R=300K Ω , 内部电容C	270	384	500	KHz
		R=2.2M, 内部电容C	22.9	32.768	42.6	KHz
输入端输入漏电流	IIL	$V_{IN} = V_{DD}, GND$	-1	0	1	μA
端口输入高电平 (施密特)	VIH1	Ports 5, 6, 7, 8	2.4			V
端口输入低电平 (施密特)	VIL1	Ports 5, 6, 7, 8			0.8	V
RESET输入高电平 (施密特)	VIHT1	/RESET	2.4			V
RESET输入低电平 (施密特)	VILT1	/RESET			0.8	V
输入高电平(施密特)	VIHT2	TCC, INT0, INT1	2.4			V
输入低电平(施密特)	VILT2	TCC, INT0, INT1			0.8	V
输出高电压(Ports 5, 6, 7, 8)	IOH1	$V_{OH} = 2.4\text{V}$, $I_{ROCS} = "0"$	-10			mA
输出低电压(Ports 5, 6, 7, 8)	IOL1	$V_{OL} = 0.4\text{V}$, $I_{ROCS} = "0"$			10	mA
输出高电压 (P5.7/IR OUT pin)	IOH2	$V_{OH} = 2.4\text{V}$, $I_{ROCS} = "1"$	-20			mA
输出低电压 (P5.7/IR OUT pin)	IOL2	$V_{OL} = 0.4\text{V}$, $I_{ROCS} = "1"$			20	mA
上拉电流	IPH	输入接GND, 上拉有效	-55	-75	-95	μA
下拉电流	IPL	输入接VDD, 下拉有效	55	75	95	μA
Sleep 模式电流	ISB	所有的输入口和I/O口 接VDD, 输出悬空, WDT 不可用		0.5	1.5	μA
Idle模式电流	ICC1	/RESET= 'High', CPU 关, 从时钟振荡 (32.768KHz), 输出悬 空, LCD 使能, 无负载		14	18	μA

Green 模式电流	ICC2	/RESET= 'High', CPU 开启, 从时钟振荡 (32.768KHz), 输出悬空, WDT 使能, LCD 使能	22	30	μA
Normal 模式电流	ICC3	/RESET= 'High', Fosc=4MHz (主时钟, CLKS="0"), 输出悬空	2.2	3	mA
Normal 模式电流	ICC4	/RESET= 'High', Fosc=10MHz (主时钟, CLKS="0"), 输出悬空	3.1	4	mA

3.2.2 直流参数 2 (除非另有规定, $T_a = 25^\circ\text{C}$, $V_{DD} = 3.0\text{V}$, $GND = 0\text{V}$)

参数名称	符号	测试条件	规范值			单位
			最小	典型	最大	
晶振: $V_{DD} = 5\text{V}$	FXT	2 种时钟的 2 个周期	32.768K	8M	10M	Hz
从振荡	Fs	2 种时钟的 2 个周期		32.768		KHz
外接电阻的从振荡	ERIC	R=300K Ω , 内部电容 C	270	384	500	KHz
		R=2.2M, 内部电容 C	22.9	32.768	42.6	KHz
输入端输入漏电流	IIL	$V_{IN} = V_{DD}, GND$	-1	0	1	μA
端口输入高电平 (施密特)	VIH1	Ports 5, 6, 7, 8	1.8			V
端口输入低电平 (施密特)	VIL1	Ports 5, 6, 7, 8			0.6	V
RESET输入高电平 (施密特)	VIHT1	/RESET	1.8			V
RESET输入低电平 (施密特)	VILT1	/RESET			0.6	V
输入高电平 (施密特)	VIHT2	TCC, INT0, INT1	1.8			V
输入低电平 (施密特)	VILT2	TCC, INT0, INT1			0.6	V
输出高电压 (Ports 5, 6, 7, 8)	IOH1	$V_{OH} = 2.4\text{V}$, IROCS="0"	-1.8			mA
输出低电压 (Ports 5, 6, 7, 8)	IOL1	$V_{OL} = 0.4\text{V}$, IROCS="0"			6	mA

输出高电压 (P5.7/IROUT)	IOH2	VOH = 2.4V, IROCS="1"	-3.5			mA
输出低电压 (P5.7/IR OUT)	IOL2	VOL = 0.4V, IROCS="1"			12	mA
上拉电流	IPH	输入接 GND, 上拉有效	-16	-23	-30	μA
下拉电流	IPL	输入接 VDD, 下拉有效	16	23	30	μA
Sleep 模式电流	ISB	所有的输入口和I/O口 接VDD, 输出悬空, WDT 不可用		0.1	1	μA
Idle模式电流	ICC1	/RESET= 'High', CPU 关, 从时钟振荡 (32.768KHz), 输出悬 空, LCD 使能, 无负载		4	8	μA
Green 模式电流	ICC2	/RESET= 'High', CPU 开启, 从时钟振 荡(32.768KHz), 输出 悬空, WDT 使能, LCD 使能		10	20	μA
Normal 模式电流	ICC3	/RESET= 'High', Fosc=4MHz (主时钟, CLKS="0"), 输出悬空		0.73	1.2	mA

3.2.3 交流参数 (除非另有规定, Ta=-40°C ~ 85°C, V_{DD}=5V±5%, GND=0V)

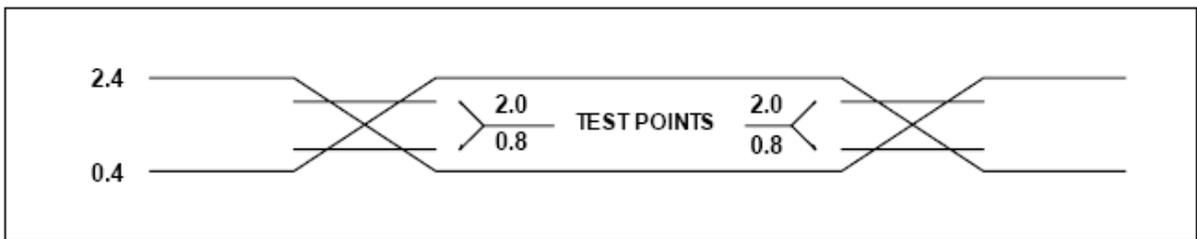
参数名称	符号	测试条件	最小	典型	最大	单位
输入时钟占空比	Dclk		45	50	55	%
指令时钟周期 (CLKS="0")	TINs	晶振	100		DC	ns
		RC	500		DC	ns
TCC 输入时钟周期	Ttcc		(Tins+20)/N*			ns
硬件复位保持时间	Tdrh	Ta = 25°C	11.3	16.2	21.6	ms
复位脉冲宽度	Trst	Ta = 25°C	2000			ns
看门狗周期	Twdt	Ta = 25°C	11.3	16.2	21.6	ms
输入建立时间	Tset			0		ns
输入保持时间	Thold			20		ns
输出延时时间	Tdelay	Cload=20pF		50		ns
EMI 使能时, I/O 延时	Tiod	Cload=150pF	4	5	6	ns
EMI 使能时, 穿透率(上升)	Ttrr1	Cload=150pF	45	50	55	ns

EMI 使能时, 穿透率 (下降)	Ttrf1	Cload=150pF	45	50	55	ns
EMI 使能时, 穿透率 (上升)	Ttrr2	Cload=300pF	90	100	110	ns
EMI 使能时, 穿透率 (下降)	Ttrf2	Cload=300pF	90	100	110	ns

* N=选择的预分频器比率

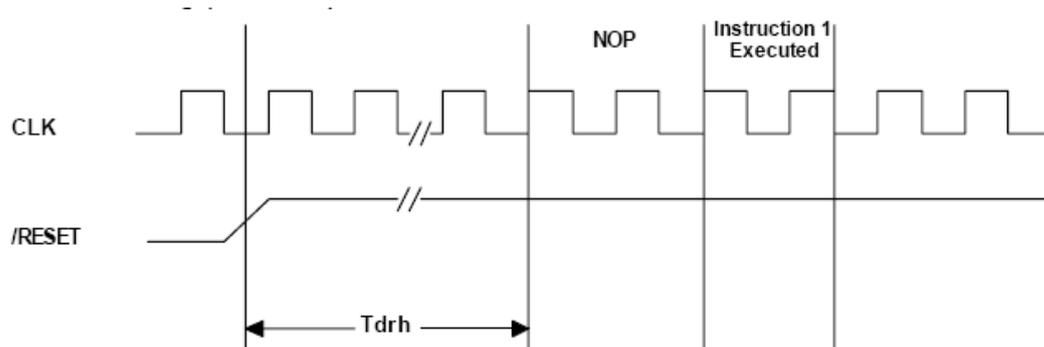
4、测试线路——交流测试线路:

4.1、交流测试输入/输出时序图:

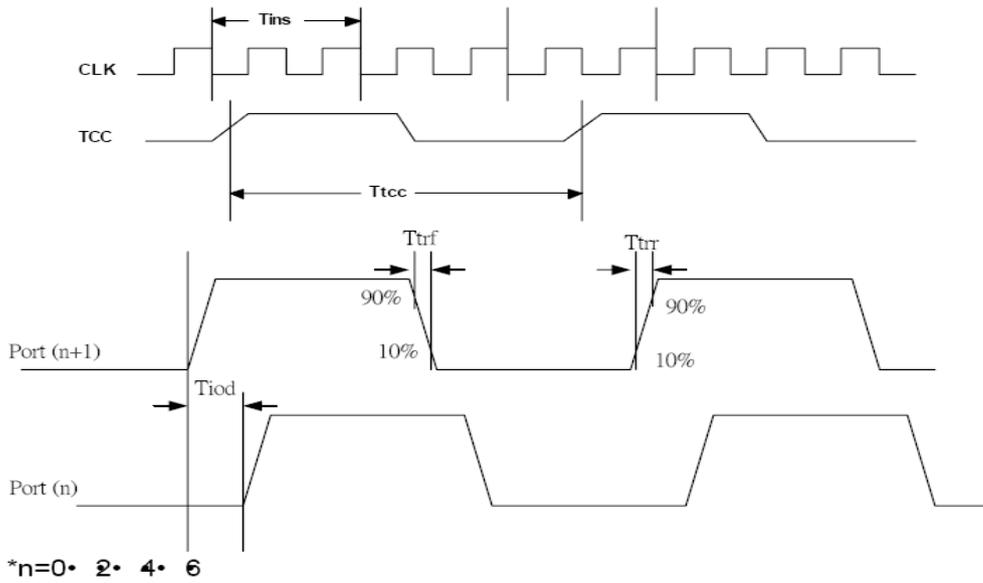


交流测试: 输入电平 2.4V 为 “1”, 0.4V 为 “0”。时序测试时, 2.0 V 为 “1”, 0.8V 为 “0”。

4.2、复位时序图: CLK= “0”



4.3、TCC 输入时序图：CLKS=“0”



5、特性曲线

器件参数特性 (仅对于OTP 类型)

下面几页的曲线图是根据一定数量的样品得出来的，罗列出来仅供参考。这里所列举的器件参数特性不能保证精确，有些图形中，里面的数据还可能超出特定允许的工作范围。

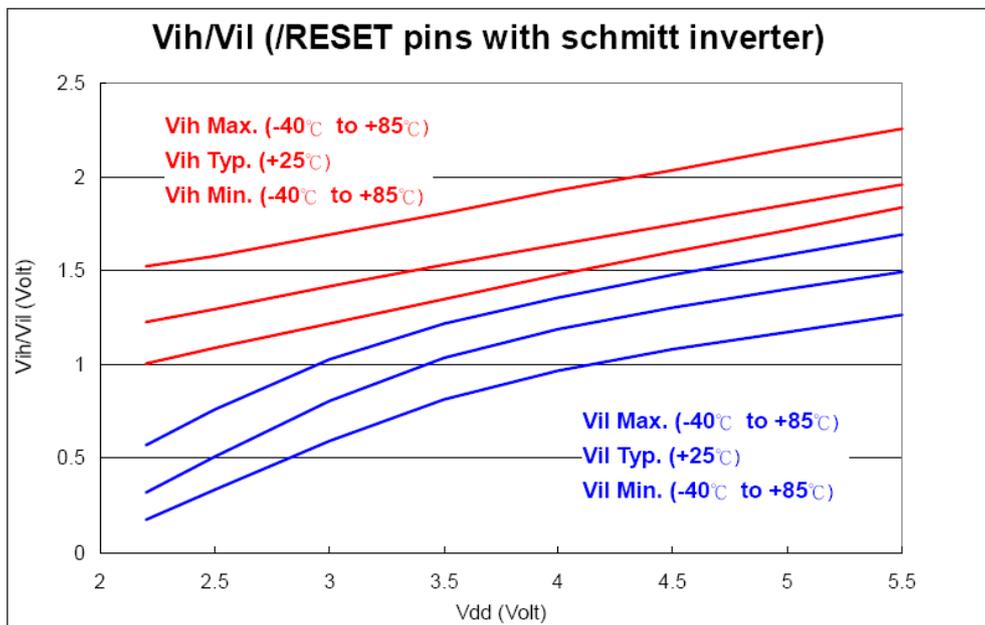


图 6、复位脚的 VDD 与 Vih、Vil 关系曲线图

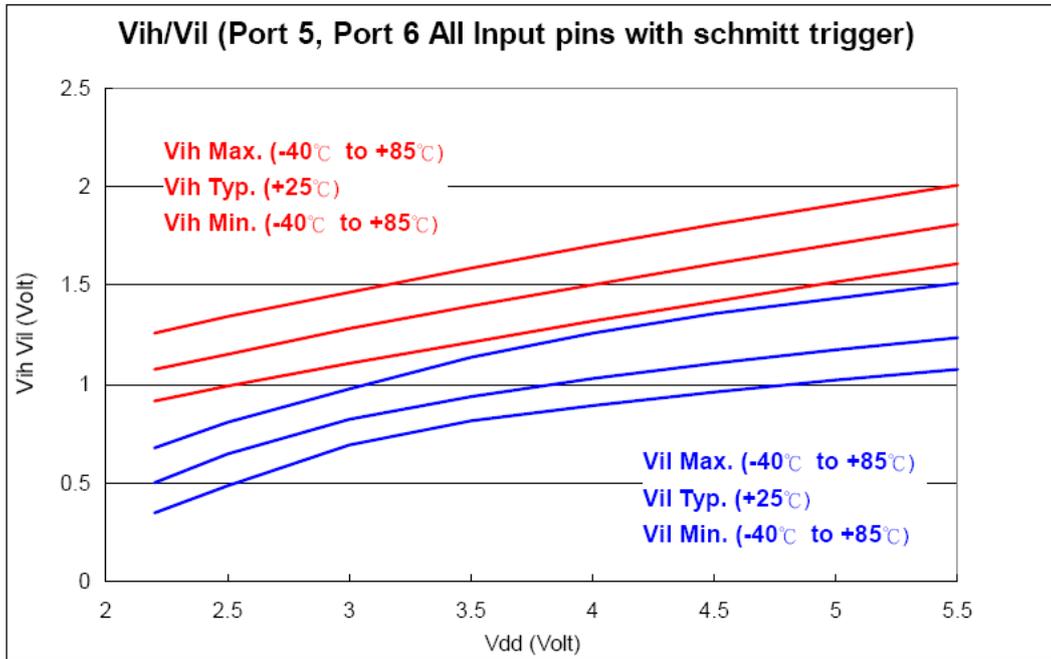


图 7、PORT5、PORT6 的 VDD 与 Vih、Vil 关系曲线图

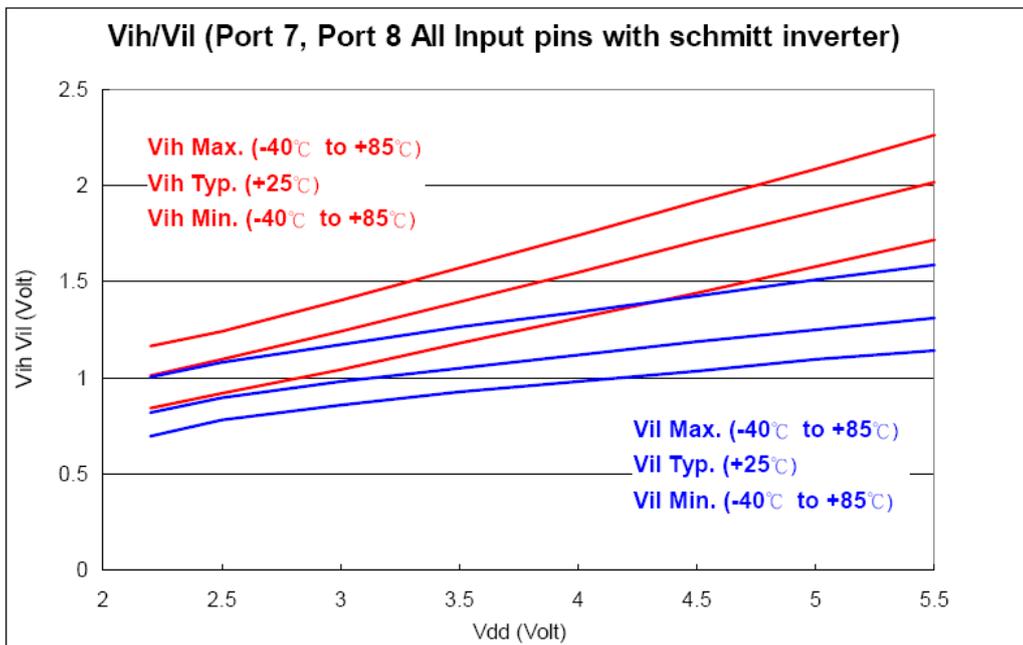


图 8、PORT7、PORT8 的 VDD 与 Vih、Vil 关系曲线图

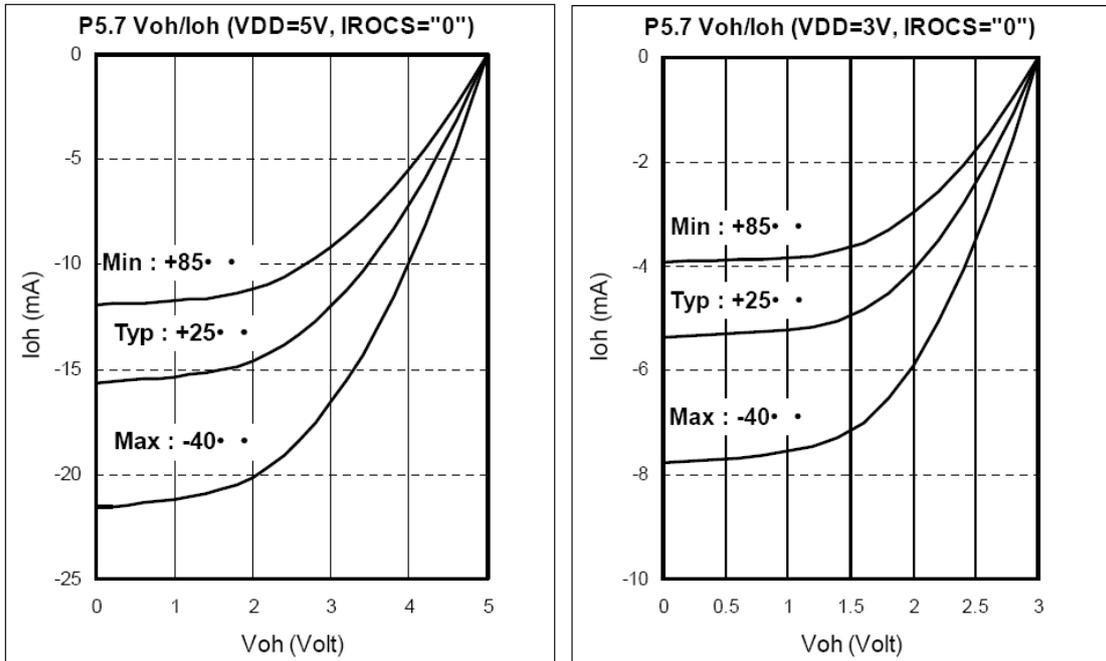


图 9、PORT5.7 的 Voh 与 Ioh 关系曲线图 (VDD=3V, 5V, IROCS (IOC61 的 bit7 为 "0"))

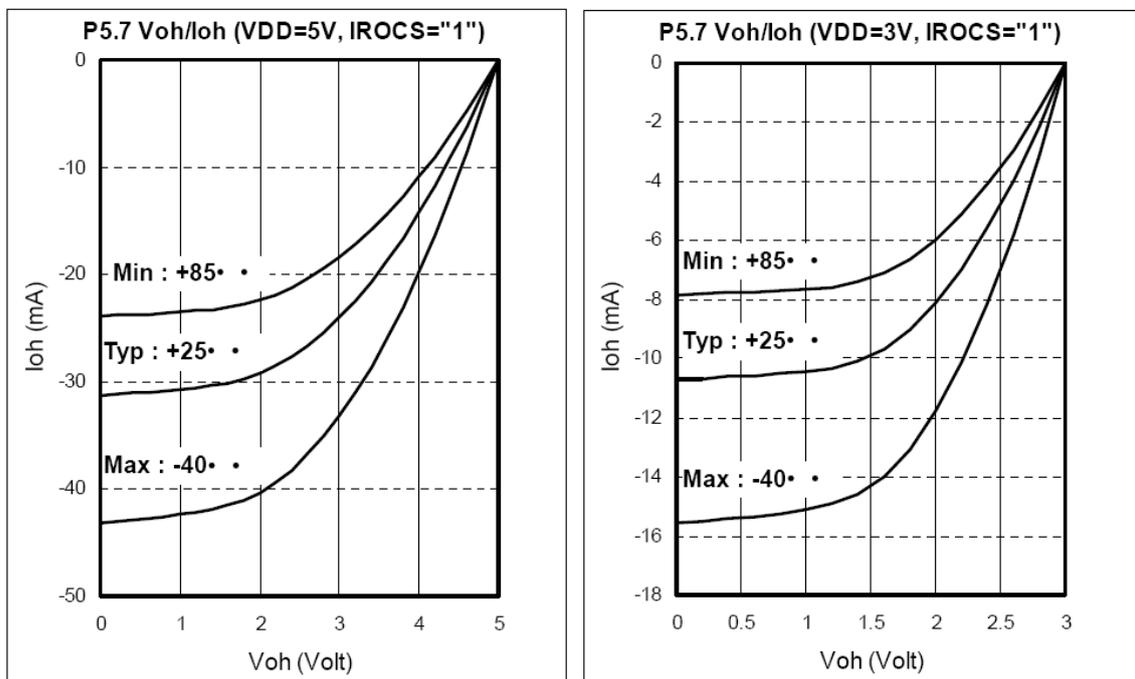


图 10、PORT5.7 的 Voh 与 Ioh 关系曲线图 (VDD=3V, 5V, IROCS (IOC61 的 bit7 为 "1"))

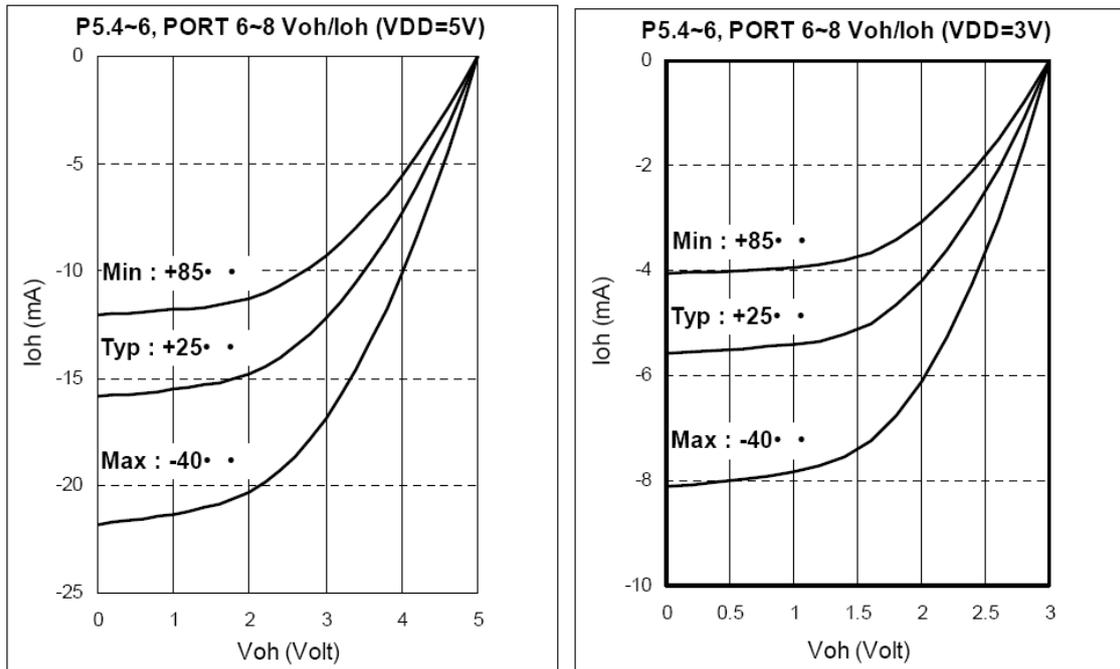


图 11、PORT6, PORT7 和 PORT8 的 Voh 与 Ioh 关系曲线图 (VDD=3V, 5V)

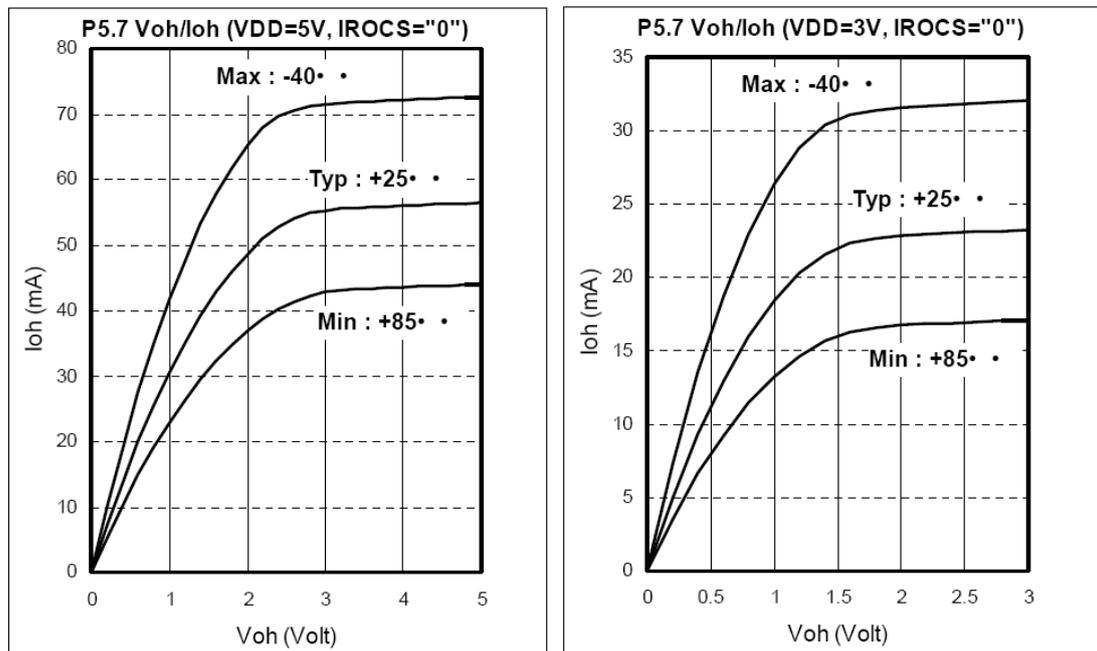


图 12、PORT5.7 的 Vol 与 Iol 关系曲线图 (VDD=3V, 5V, IROCS (IOC61 的 bit7 为 "0"))

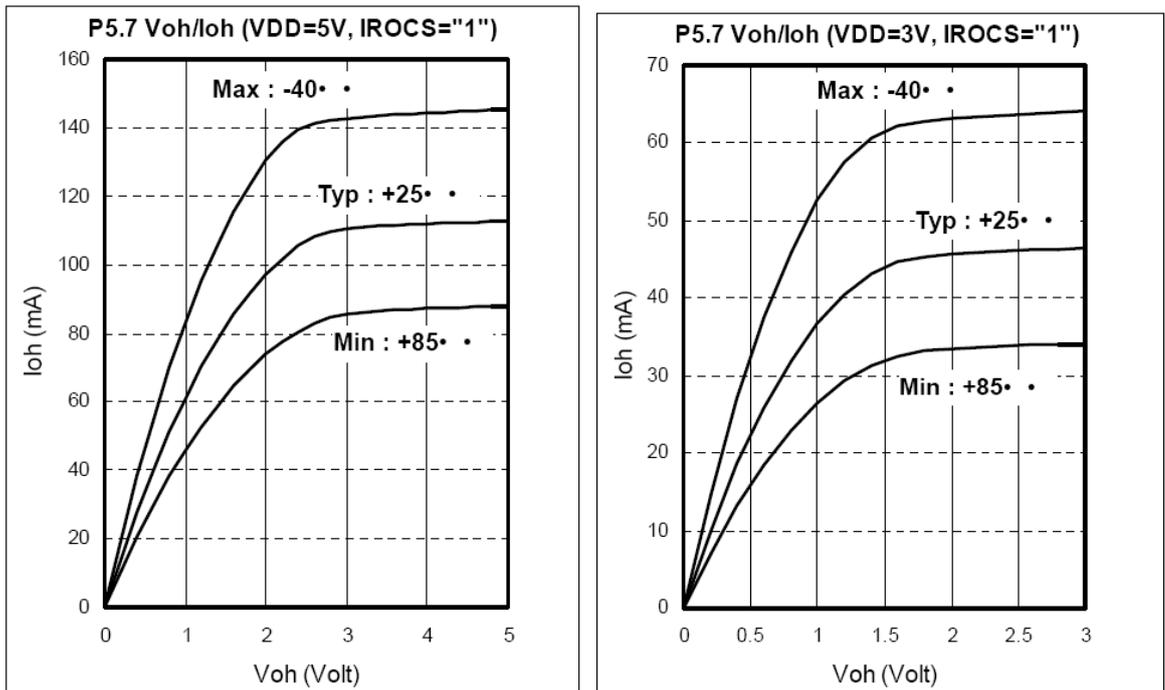


图 13、PORT5.7 的 Vo1 与 Io1 关系曲线图 (VDD=3V, 5V, IROCS (IOC61 的 bit7 为 "1"))

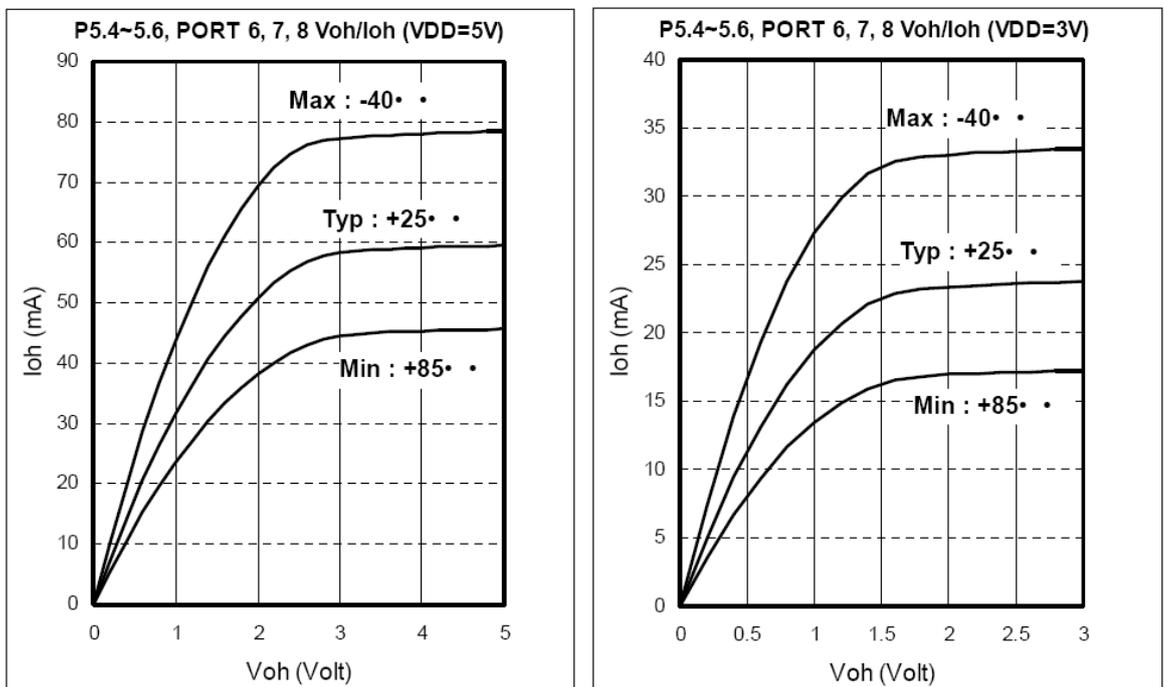


图 14、PORT6, PORT7 和 PORT8 的 Vo1 与 Io1 关系曲线图 (VDD=3V, 5V)

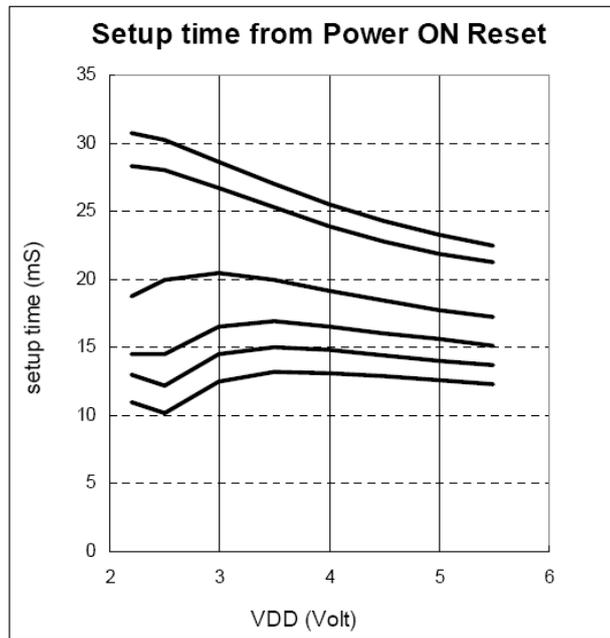


图 15、WDT 定时溢出周期与 VDD 关系曲线图（预分频比为 1: 1）

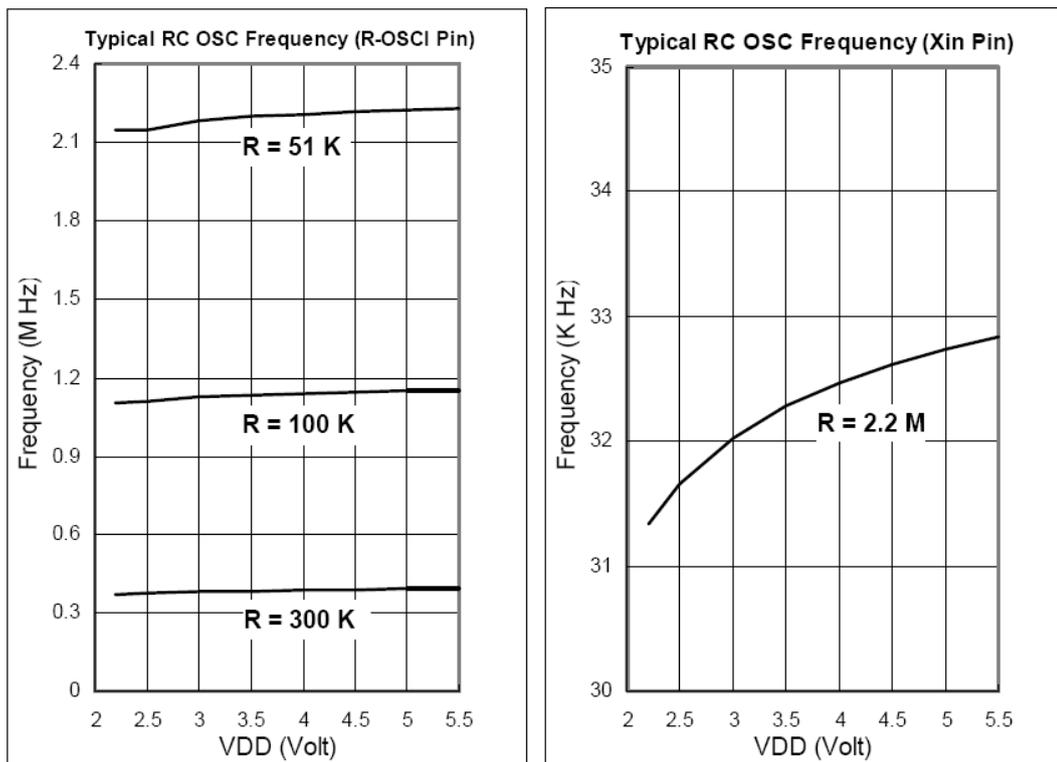


图 16、典型 ERIC OSC 频率与 VDD 关系曲线图（温度 25°C）

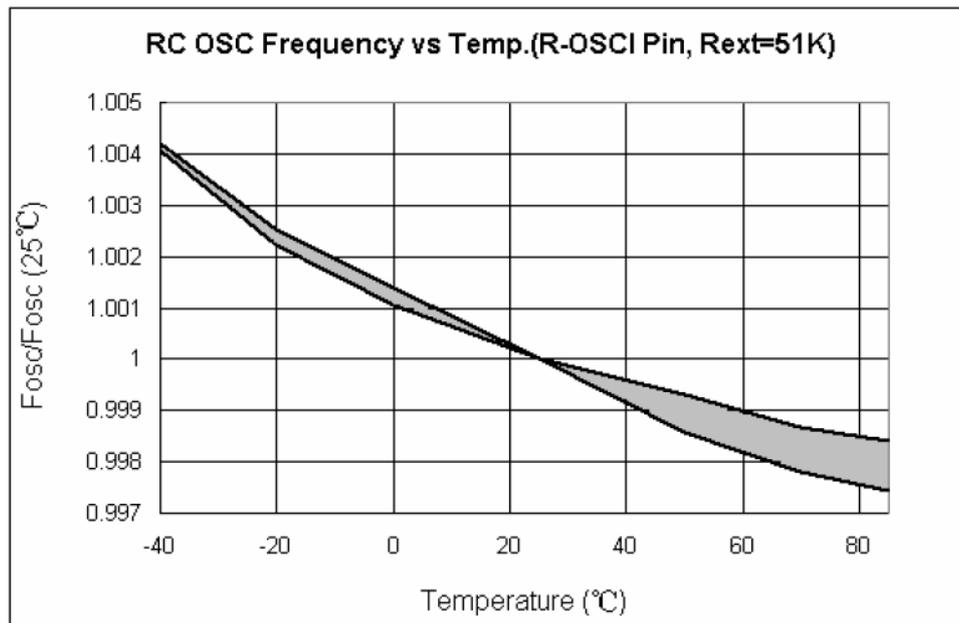


图 17、图 16、典型 ERIC OSC 频率与温度关系曲线图 (R-OSCI 引脚)

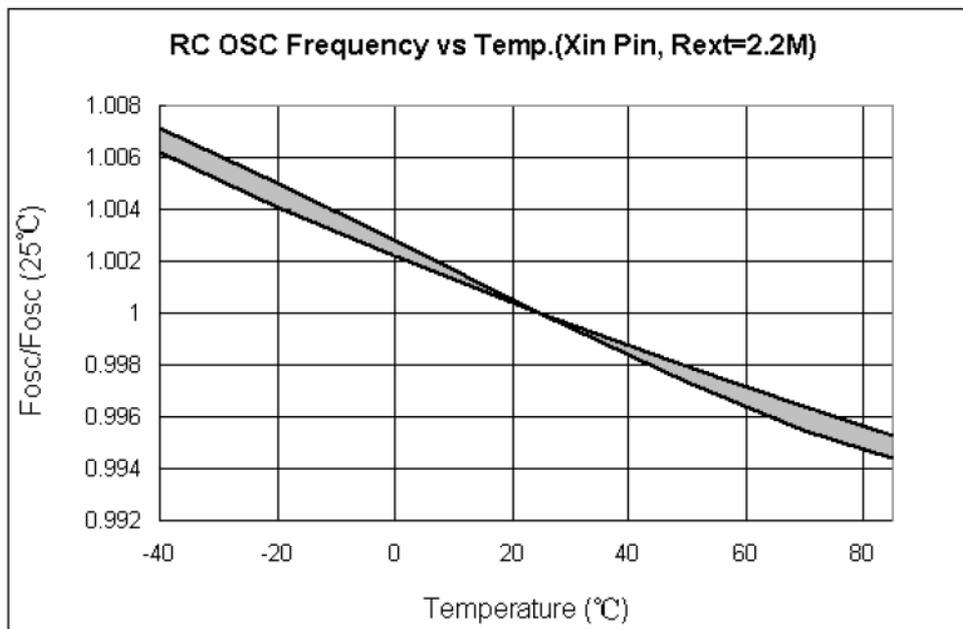


图 18、典型 ERIC OSC 频率与温度关系曲线图 (Xin 引脚)

工作电流有 ICC1 到 ICC4 四种情况，具体情况如下：

ISB (sleep 模式)：Fm 和 Fs 停止，所有功能关闭。

ICC1 (idle 模式)：Fm 停止，Fs=32K Hz，2 时钟，CPU 停止运行，LCD 使能和 WDT 使能。

ICC2 (green 模式)：Fm 停止，Fs=32K Hz，2 时钟，CPU 运行频率为 Fs，LCD 使能和 WDT 使能。

ICC3 (normal 模式)：Fm 停止，Fs=32K Hz，2 时钟，CPU 运行频率为 Fm，LCD 使能和 WDT 使能。

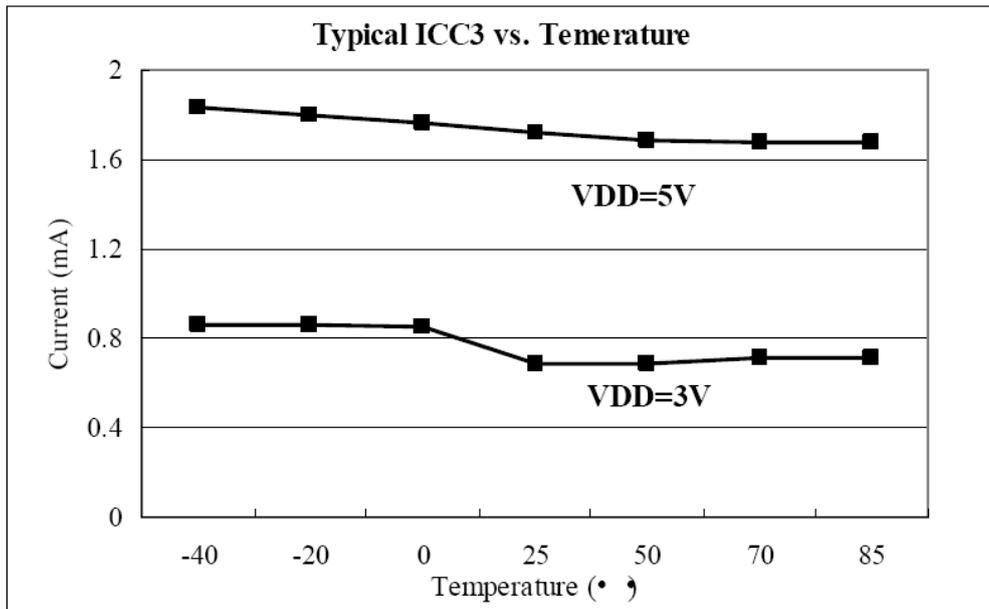


图 19、normal 工作模式下的典型功耗 (Fm=4MHz)

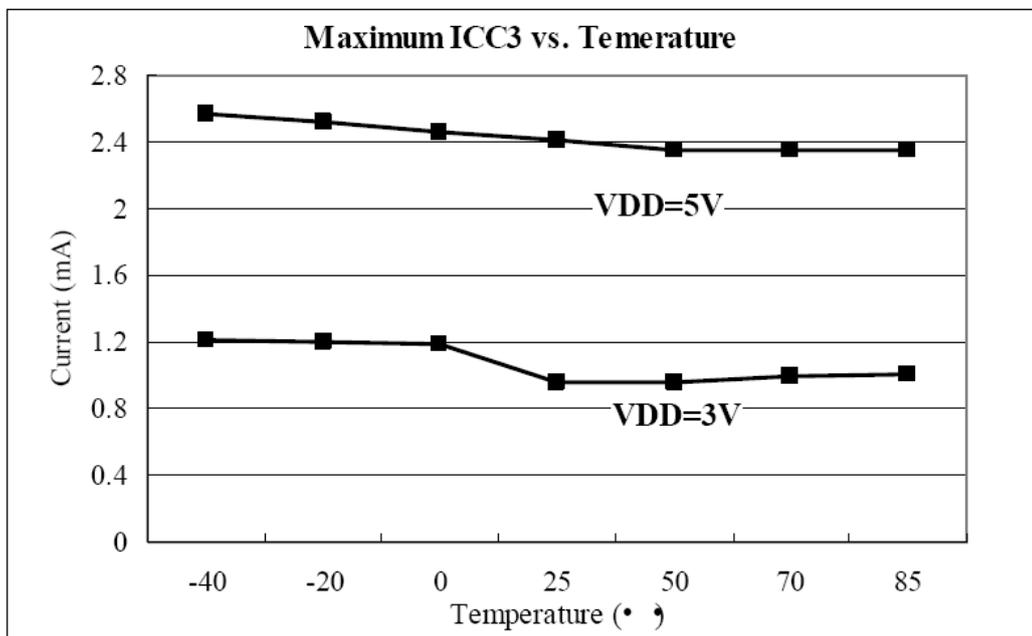


图 20、normal 工作模式下的最大功耗 (Fm=4MHz)

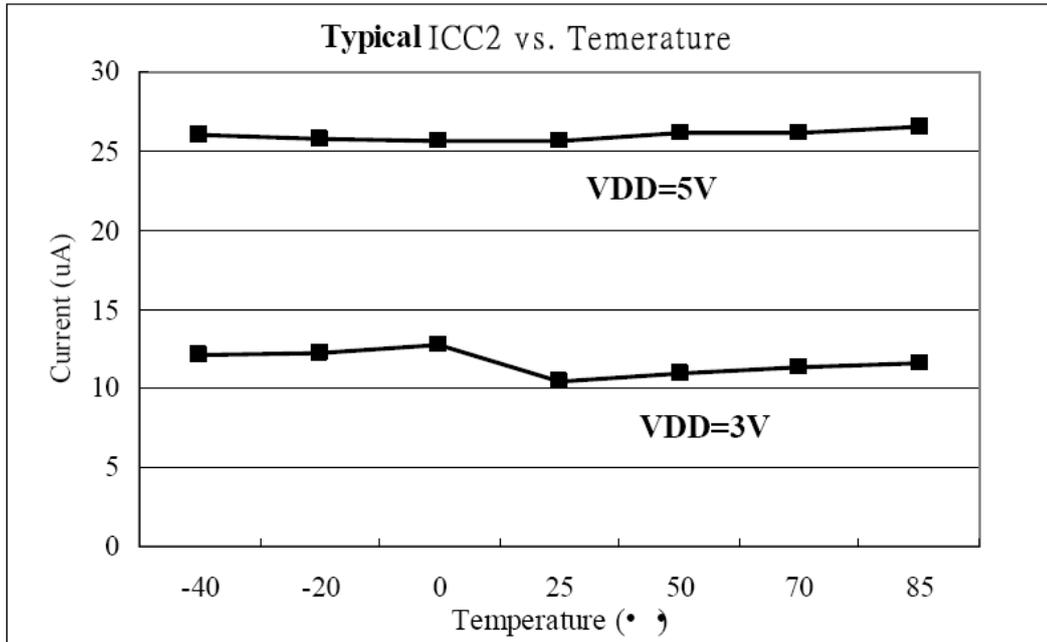


图 21、green 工作模式下的典型功耗

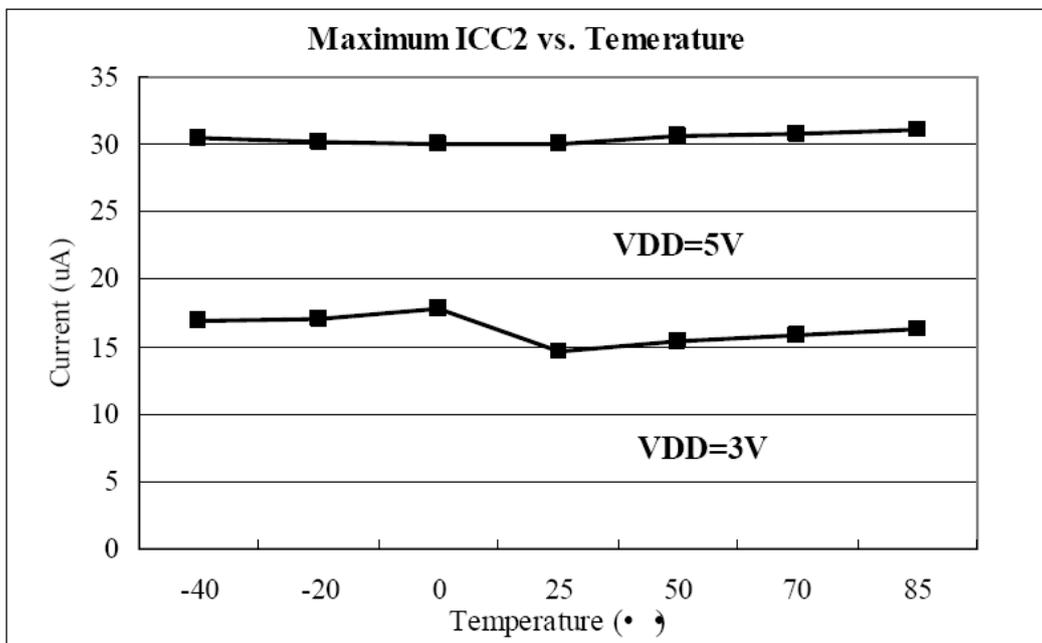


图 22、green 工作模式下的最大功耗

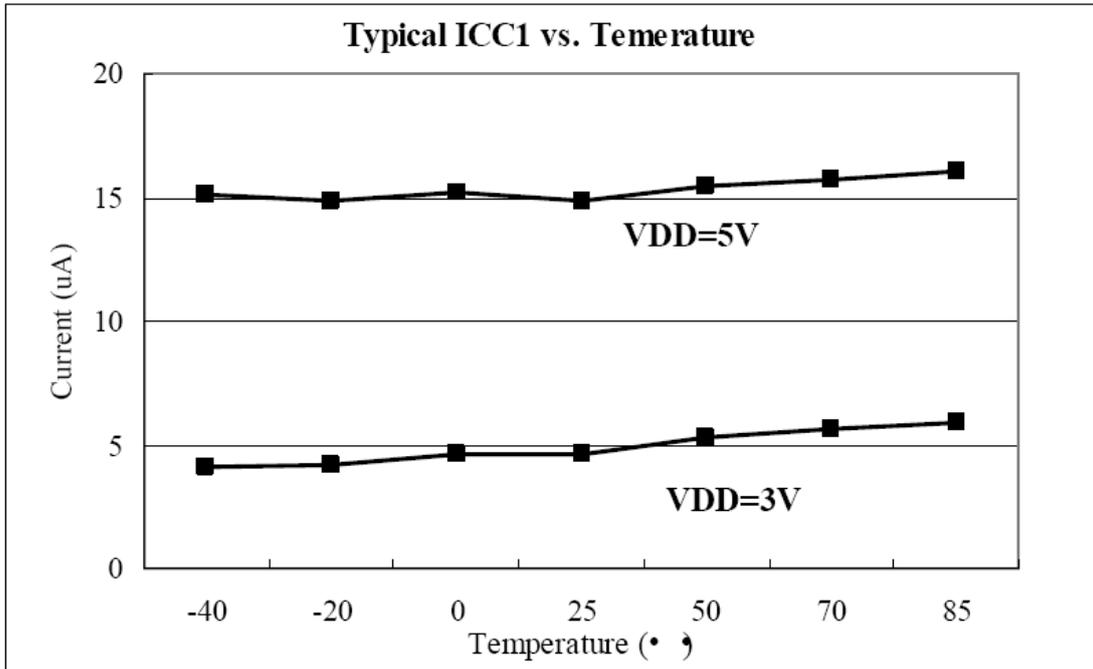


图 23、idle 工作模式下的典型功耗

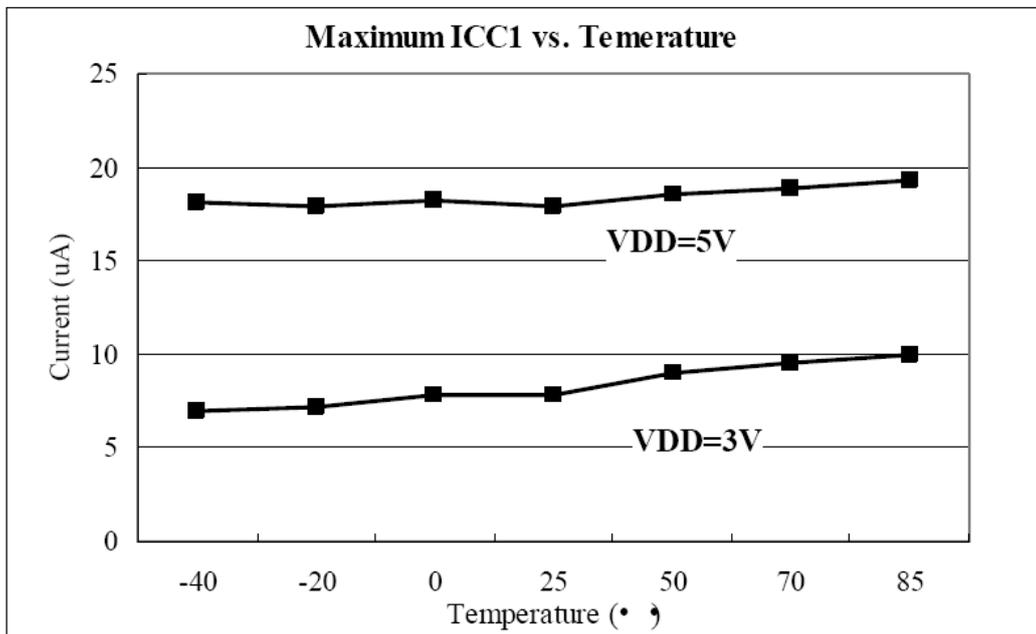


图 24、idle 工作模式下的最大功耗

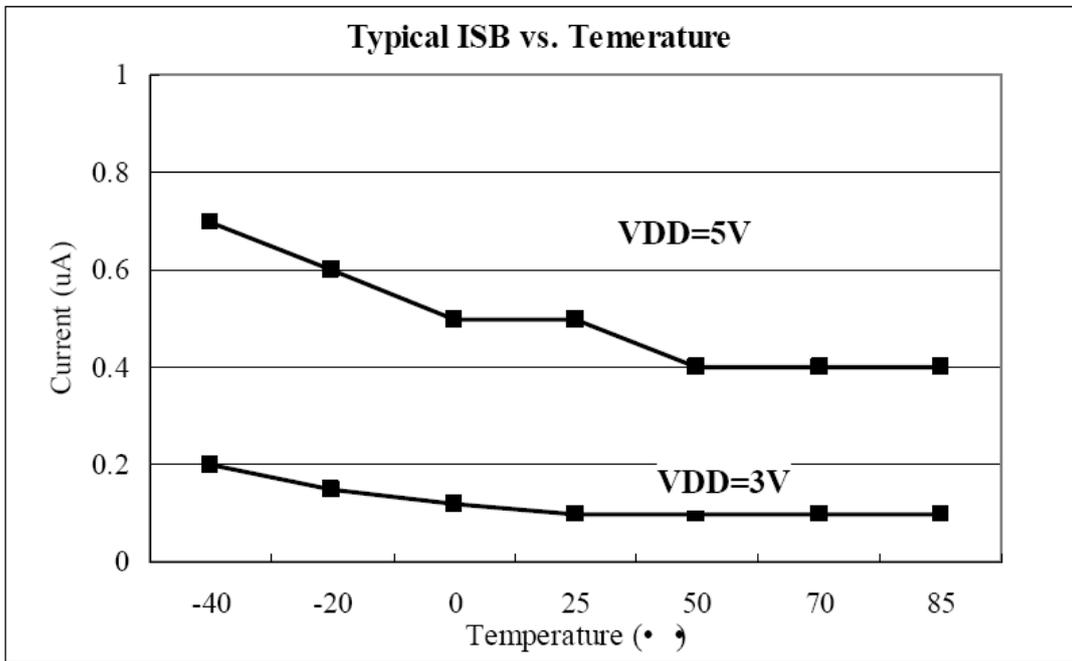


图 25、sleep 工作模式下的典型功耗

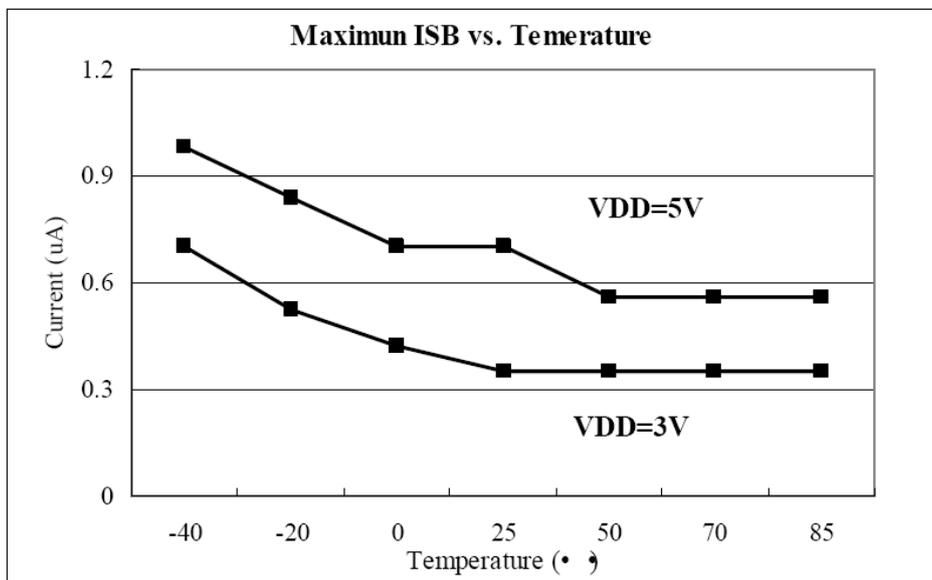


图 26、sleep 工作模式下的最大功耗

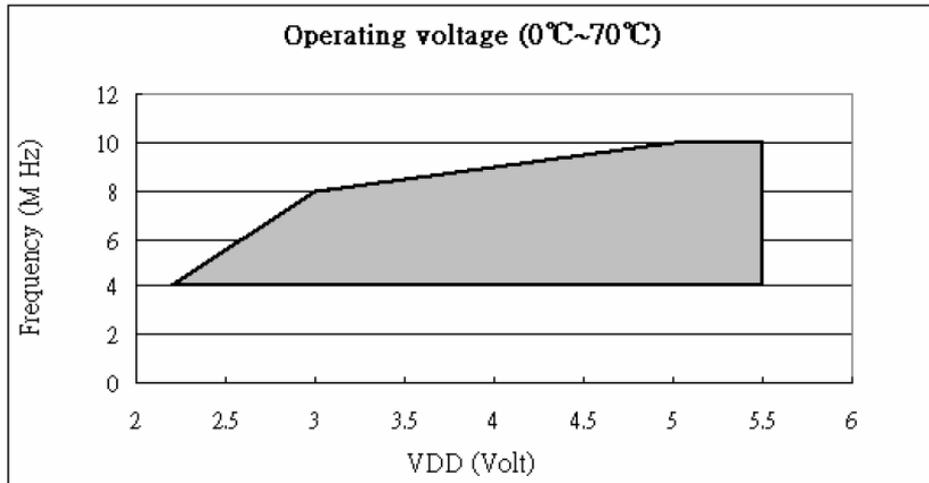


图 27、在 0°C~70°C 范围内的工作电压

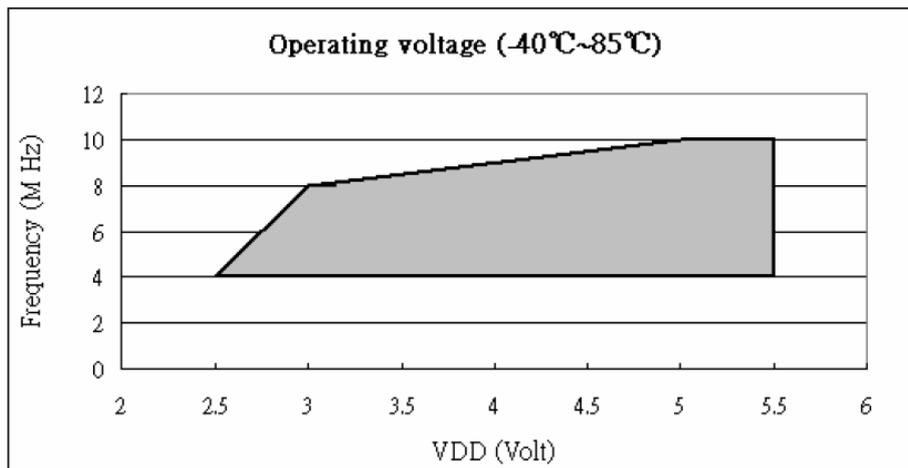


图 28、在 -40°C~+85°C 范围内的工作电压

6、时序图与端口操作说明、指令系统介绍

6.1、工作寄存器

6.1.1、R0（间接地址寄存器）

R0 并非一个实际工作的寄存器，而只做为间接寻址用。任何对R0 进行操作的指令实际上是存取由 RAM 选择寄存器R4 所指定的RAM 内容。

6.1.2、R1（TCC）

用于对外加在TCC引脚上的脉冲或内部时钟进行计数，同其它寄存器一样它可以由程序进行读/写操作。

6.1.3、R2（程序计数器PC）

其结构如图29 所示。

由它产生相关程序指令的地址。

“JMP” 指令允许直接装载程序计数器的低10位

“CALL” 指令装载PC的低10位，然后PC+1压入堆栈

“RET”（“RETL K”，“RETI”）指令将堆栈栈顶的内容装入PC

“MOV R2, A” 可以将寄存器A 中的内容赋值给PC 作为地址，PC中的第9、第10位不变。

“ADD R2, A” 允许相对地址加到当前PC上。

当执行“JMP”、“CALL” 指令时，PC中的A10~A11位将装入状态寄存器R3中的PS0~PS1位。

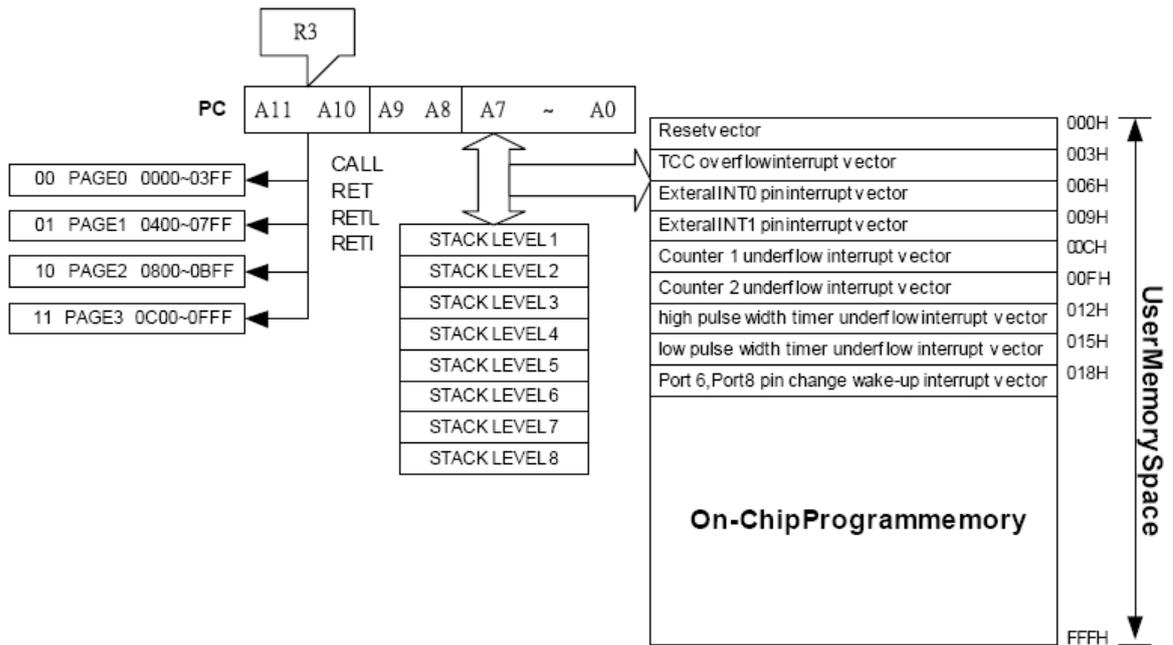


图 29、程序计数器组成

6.1.4、R3（状态寄存器）

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	PS1	PS0	T	P	Z	DC	C

位7：没有使用。

位5（PS0）～位6（PS1）页面选择位。

PS1	PS0	Program memory page (Address)
0	0	Page 0
0	1	Page 1
1	0	Page 2
1	1	Page 3

PS0~PS1用来作程序存储器的页选，用户可以利用PAGE指令(例如PAGE1) 或者通过设置PS1~PS0位来改变程序存储器的页面。当执行“JMP”、“CALL”，或者其他可以改变程序计数器的指令(例如MOV R2, A)

时, PS0~PS1会被装载到程序计数器的第11和12位中, 即所选的程序存储器中的一页。注意RET (RETL, RETI) 等指令不会改变PS0~PS1位, 因此不管当前PS0~PS1设置如何, 在程序返回时总会回到子程序被调用时所在的页面。

位4 (T) 超时位。当执行“SLEP”、“WDTC”指令或系统上电时, 置该位为“1”; 当WDT溢出时, 置该位为“0”。

EVENT	T	P	REMARK
WDT wake up from sleep mode	0	0	
WDT time out (not sleep mode)	0	1	
/RESET wake up from sleep	1	0	
Power up	1	1	
Low pulse on /RESET	X	X	X: don't care

位3(P) 掉电模式位。当系统上电或执行“WDTC”指令后, 置该位为“1”; 当执行“SLEP”指令后, 置该位为“0”。

位2(Z) 零标志。

位1(DC) 辅助进(借)位标志位。

位0(C) 进(借)位标志位。

6.1.5、R4 (RAM 选择寄存器)

位7~6 用来决定4个BANK中哪一个处于激活状态。

见图30数据寄存器组成。用户可以通过“BANK”指令来改变BANK。

位5~0 在间接寻址模式下用来选择64个寄存器。

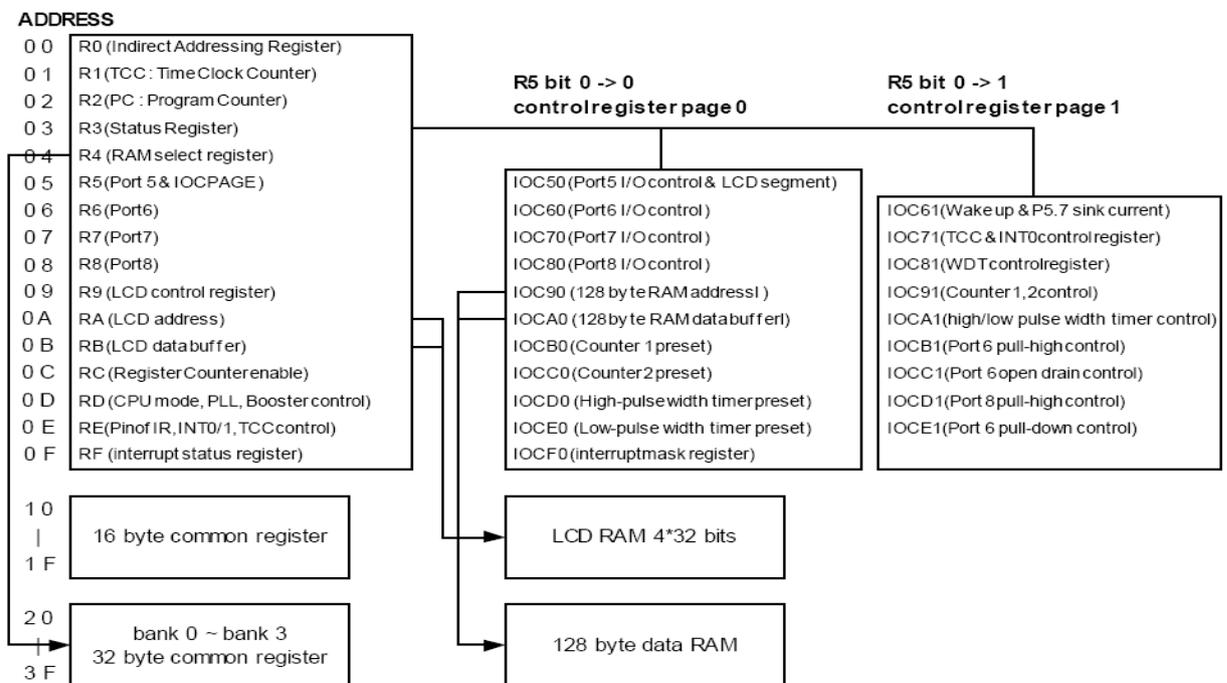


图 30、数据存储组成

6.1.6、R5 (PORT5 及寄存器选择页面寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R57	R56	R55	R54	--	--	--	IOCPAGE

位7~4: 4位P5双向I/O寄存器。

位3~1: 没有使用。

位0 (IOCPAGE): 改变IOC5~IOCF到另一页面, 0对应页面0, 1对应页面1。

6.1.7、R6 (PORT6)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R67	R66	R65	R64	R63	R62	R61	R60

位7~0: P6 的双向I/O寄存器。

6.1.8、R7 (PORT7)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R77	R76	R75	R74	R73	R72	R71	R70

位7~0: P7 的双向I/O寄存器。

6.1.9、R8 (PORT8)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R87	R86	R85	R84	R83	R82	R81	R80

位7~0: P8 的双向I/O 寄存器。

6.1.10、R9 (LCD 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
BS	DS1	DS0	LCDEN	--	LCDTYPE	LCDF1	LCDF0

位7 (BS): LCD bias 选择位, 0/1→(1/2bias)/(1/3bias)

位6, 5 (DS1, 0): LCD duty 选择位。

DS1	DS0	LCD duty
0	0	1/2 duty
0	1	1/3 duty
1	X	1/4 duty

位4 (LCDEN): 使能LCD位: 0/1→关闭/使能。

当不使能LCD 时, 所有的common/segment 输出均为低电平。

位3: 没有使用。

位2 (LCDTYPE): LCD 的驱动波形选择位

0: A 模式

1: B 模式

位1, 0 (LCDF1, 0) : LCD 时钟预分频系统控制位。

LCDF1	LCDF0	LCD frame frequency (Fs=32.768KHz)		
		1/2 duty	1/3 duty	1/4 duty
0	0	$F_s/(256*2)=64.0$	$F_s/(172*3)=63.5$	$F_s/(128*4)=64.0$
0	1	$F_s/(280*2)=58.5$	$F_s/(188*3)=58.0$	$F_s/(140*4)=58.5$
1	0	$F_s/(304*2)=53.9$	$F_s/(204*3)=53.5$	$F_s/(152*4)=53.9$
1	1	$F_s/(232*2)=70.6$	$F_s/(156*3)=70.0$	$F_s/(116*4)=70.6$

Fs: 从振荡器频率。

6.1.11、RA(LCD 地址寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0	0	0	LCD_A4	LCD_A3	LCD_A2	LCD_A1	LCD_A0

位7~5: 没有使用, 固定为“0”。

位4~0 (LCDA4~0) : LCD RAM 地址。

RA (LCD address)	RB(LCD data buffer)								Segment
	Bit7	Bit6	Bit5	Bit4	Bit3 (LCD_D3)	Bit2 (LCD_D2)	Bit1 (LCD_D1)	Bit0 (LCD_D0)	
00H	—	—	—	—					SEG0
01H	—	—	—	—					SEG1
02H	—	—	—	—					SEG2
...
	—	—	—	—					SEG29
1EH	—	—	—	—					SEG30
1FH	—	—	—	—					SEG31
COMMON	X	X	X	X	COM3	COM2	COM1	COM0	

6.1.12、RB (LCD 数据缓存寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	--	--	--	LCD_D 3	LCD_D 2	LCD_D 1	LCD_D 0

位7~4: 没有使用。

位3~0 (LCD_D3~0) : LCD 数据传输寄存器。

6.1.13、RC (计数器使能寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	--	--	--	LPWTEN	HPWTEN	CNT2EN	CNT1EN

位7: 没有使用, 固定为“0”。

位6: 没有使用。

位5: 没有使用, 固定为“0”。

位4: 没有使用。

位3 (LPWTEN) : 低脉冲宽度计时器使能位。

0: 关闭

1: 使能

位2 (HPWTEN) : 高脉冲宽度计时器使能位。

位1 (CNT2EN) : 计数器2 使能位。

位0 (CNT1EN) : 计数器1 使能位。

6.1.14、RD (系统时钟、驱动频率及PLL 频率控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	CLK2	CLK1	CLK0	IDLE	BF1	BF0	CPUS

位7: 没有使用。

位6~4(CLK2~0): PLL 模式 (在code option 中选择) 时主时钟选择位。

CLK2	CLK1	CLK0	Main clock
0	0	0	32.768K*130=4.26 MHz
0	0	1	32.768K*65=2.13 MHz
0	1	0	2.13MHz/2
0	1	1	2.13MHz/4
1	--	--	32.768K*244=8 MHz

位3: Idle 模式使能位。该位决定执行“SLEP”指令后进入哪一种模式。

IDLE= “0” +SLEP 指令=>sleep 模式

IDLE= “1” +SLEP 指令=>idle 模式

* SLEP 指令后面必须加 NOP 指令。

IDLE 模式: IDLE 位 = “1” +SLEP 指令 + NOP 指令

SLEEP 模式: IDLE 位 = “0” +SLEP 指令 + NOP 指令

位2, 1(BF1, 0): LCD 驱动频率选择位。

BF1	BF0	Booster frequency
0	0	Fs
0	1	Fs/4
1	0	Fs/8
1	1	Fs/16

位0: CPU 振荡源选择, 0/1□从振荡器 (fs) /主振荡器 (fm)

当CPUS = 0 时, CPU 选择从振荡器, 主振荡器停止工作。

CPU 工作模式:

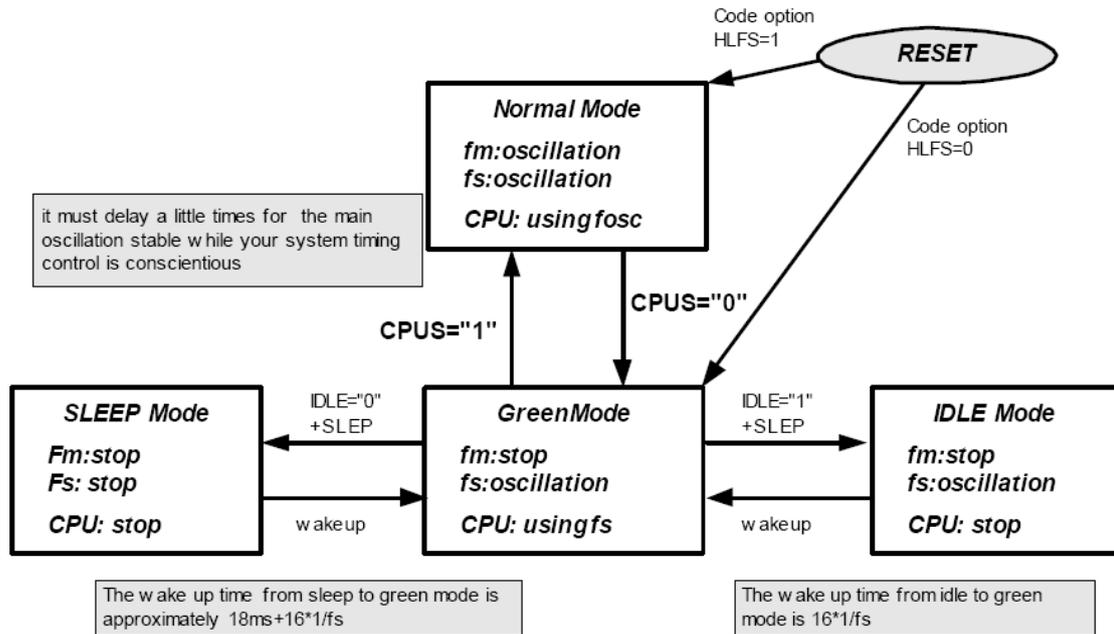


图 31、CPU 工作模式

6.1.15、RE (IR 控制寄存器&P5 引脚功能设置寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IRE	HF	LGP	--	IROUTE	TCCE	EINT1	EINT0

位7 (IRE)：红外发射使能位。

- 0: 关闭红外发射或脉宽调制功能。如果作为红外发射口的话P5. 7/IROUT口必须通过 IOC50的第7位来定义为输出口
- 1: 使能红外发射或脉宽调制功能

位6 (HF)：高频载波。

- 0: 选用PWM 应用模式，根据高电平脉宽定时器和低电平脉宽定时器决定高低脉冲宽度，从而确定IROUT 输出波形。
- 1: 选用IR 应用模式，产生脉冲的低电平时间由载波频率来调制。

位5 (LGP)：长脉冲。

- 0: 高电平脉宽定时寄存器和低电平脉宽定时器使能。
- 1: 忽略高电平脉宽定时寄存器，IROUT 输出波形由低电平脉宽定时器决定。

位4: 没有使用。

位3 (IROUTE)：定义P5.6/IROUT 引脚的功能。

- 0: P5. 7 为双向I/O 脚。
- 1: IROUT 功能。在这种情况下，I/O 控制寄存器中的P57 (IOC5 中7 位) 必须清“0”。

位2 (TCCE)：定义P5.6/TCC 引脚功能。

- 0: P5. 6 为双向I/O 引脚。
- 1: 外部 TCC 输入。在这种情况下，I/O 控制寄存器中的P56 (IOC5 中6 位) 必须置“1”。

位1 (EINT1)：定义P55/INT1 引脚的功能。

0：P5.5 为双向I/O 脚。

1：外部中断引脚。在这种情况下，I/O 控制寄存器中的P5.5(IOC5 中5 位)必须置“1”。

位0 (EINT0)：定义P5.4/INT0 引脚的功能。

0：P5.4 为双向I/O 脚。

1：外部中断引脚。在这种情况下，I/O 控制寄存器中的P54(IOC5 中4 位)必须置“1”。

6.1.16、RF (中断标志寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ICIF	LPWTF	HPWTF	CNT2F	CNT1F	INT1F	INT0F	TCIF

位7 (ICIF)：P6, P8 输入状态改变中断标志位，当P6, P8 输入改变时置“1”。

位6 (LPWTF)：内部低电平脉宽定时器下溢标志位。

位5 (HPWTF)：内部高电平脉宽定时器下溢标志位。

位4 (CNT2)：内部计数器2 下溢标志位。

位3 (CNT1)：内部计数器1 下溢标志位。

位2 (INT1F)：外部INT1 引脚中断标志位。

位1 (INT0F)：外部INT0 引脚中断标志位。

位0 (TCIF)：TCC 定时溢出标志位，当TCC 溢出时置“1”。

6.1.17、R10~R3F (通用寄存器)

R10~R1F 和R20~R3F (Bank0~3) 是通用寄存器。

6.2、特殊功能寄存器

6.2.1、A (累加器)

- 累加器用于内部数据传输或运算
- 它是一个没有地址的寄存器。

6.2.2、IOC50 (P5 I/O 控制寄存器 & P7、P8, LCD segment 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC57	IOC56	IOC55	IOC54	P8HS	P8LS	P7HS	P7LS

位7~4 (IOC57~4)：P5 I/O 方向控制寄存器。

0：设置相关I/O 引脚作为输出

1：设置相关I/O 引脚呈高阻状态 (作为输入口)

位3 (P8HS)：切换SEGxx/P8.x 引脚高四位是作为P8 I/O 还是作为LCD 的segment 输出。

0：选择P8.4~P8.7 作为一般I/O 口。

1：选择作为LCD 的segment 输出(SEG28~SEG31)。

位2 (P8LS)：切换SEGxx/P8.x 引脚低四位是作为P8 I/O 还是作为LCD 的segment 输出。

0：选择P8.0~P8.3 作为一般I/O 口。

1：选择作为LCD 的segment 输出(SEG24~SEG27)。

位1 (P7HS)：切换SEGxx/P7.x 引脚高四位是作为P7 I/O 还是作为LCD 的segment 输出。

0：选择P7.4~P7.7 作为一般I/O 口。

1：选择作为LCD 的segment 输出(SEG20~SEG23)。

位0 (P7LS)：切换SEGxx/P7.x 引脚低四位是作为P7 I/O 还是作为LCD的segment 输出。

0：选择P7.0~P7.3 作为一般I/O 口。

1：选择作为LCD 的segment 输出(SEG16~SEG19)。

6.2.3、IOC60 (P6 I/O 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC67	IOC66	IOC65	IOC64	IOC63	IOC62	IOC61	IOC60

位0 (IOC60) ~位7 (IOC67)：P6 I/O 方向控制寄存器。

0：设置相关I/O 引脚作为输出

1：设置相关I/O 引脚呈高阻状态（作为输入口）

6.2.4、IOC70 (P7 I/O 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC77	IOC76	IOC75	IOC74	IOC73	IOC72	IOC71	IOC70

位0 (IOC70) ~位7 (IOC77)：P7 I/O 方向控制寄存器。

0：设置相关I/O 引脚作为输出

1：设置相关I/O 引脚呈高阻状态（作为输入口）

6.2.5、IOC80 (P8 I/O 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC87	IOC86	IOC85	IOC84	IOC83	IOC82	IOC81	IOC80

位0 (IOC80) ~位7 (IOC87)：P8 I/O 方向控制寄存器。

0：设置相关I/O 引脚作为输出

1：设置相关I/O 引脚呈高阻状态（作为输入口）

6.2.6、IOC90 (128 字节RAM 地址)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0	RAM_A6	RAM_A5	RAM_A4	RAM_A3	RAM_A2	RAM_A1	RAM_A0

位0~7：128 字节RAM 数据地址

6.2.7、IOCA0 (128 字节RAM 数据缓存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RAM_D7	RAM_D6	RAM_D5	RAM_D4	RAM_D3	RAM_D2	RAM_D1	RAM_D0

位0~7：128 字节RAM 数据传输寄存器

6.2.8、IOCBO (计数器1 预设置寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

位0~7：八位递减计数器1 的缓存器，可供用户读写其预设初值。它的预分频比是通过IOC91寄存器来设置的。中断产生后，自动装载预设初值。

6.2.9、IOCC0 (计数器2 预设置寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

位0~7：八位递减计数器2 的缓存器，可供用户读写其预设初值。它的预分频比是通过IOC91寄存器来设置的。中断产生后，自动装载预设初值。

当使能红外发射输出时，设置该控制寄存器可以确定载波频率输出。

如果计数器2 的时钟频率等于 F_T ，则

$$\text{载波频率}(F_{\text{carrier}}) = \frac{F_T}{2 * (\text{preset_value} + 1) * \text{prescaler}}$$

6.2.10、IOCDO (高电平脉宽计时器预设寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

位7~位0：可读写的高电平脉宽计时器缓冲器，它是八位递减的计数器，用户可以通过IOCDO来预设初值并且可读取该值。它的预分频比是通过IOCA1 寄存器来设置的。中断产生后，自动装载预设初值。在PWM 或IR 应用中，该寄存器用来设置高电平脉宽。

如果高电平脉宽时钟源频率为 F_T ，则

$$\text{高} \square \square \square \square = \frac{\text{prescaler} * (\text{preset_value} + 1)}{F_T}$$

6.2.11、IOCEO (低电平脉宽计时器预设寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

位7~位0：可读写的低电平脉宽计时器缓冲器，它是八位递减的计数器，用户可以通过IOCE来预设初值并且可读取该值。它的预分频比是通过IOCA1 寄存器来设置的。中断产生后，自动装载预设初值。

在PWM 或IR 应用中，该寄存器用来设置低电平脉宽。

如果低电平脉宽时钟源频率为 F_T ，则

$$\text{低} \square \square \square \square = \frac{\text{prescaler} * (\text{preset_value} + 1)}{F_T}$$

6.2.12、IOCF0（中断屏蔽寄存器）

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ICIE	LPWTE	HPWTE	CNT2E	CNT1E	INT1E	INT0E	TCIE

位7~位0：中断使能位。各中断源使能位

0：屏蔽中断

1：允许中断

IOCF0 为可读/写寄存器。

6.2.13、IOC61（唤醒功能寄存器）

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IROCS	--	--	--	/WUE8H	/WUE8L	/WUE6H	/WUE6L

位7：IROCS：IROUT/PORT5.7 输出反向电流设置。

IROCS	P5.7/IROUT Sink current	
	VDD=5V	VDD=3V
0	10 mA	6 mA
1	20 mA	12 mA

位6、5、4：没有使用。

位3（/WUE8H）：0/1=>使能/关闭P8.4~P8.7 状态改变唤醒功能。

位2（/WUE8L）：0/1=>使能/关闭P8.0~P8.3 状态改变唤醒功能。

位1（/WUE6H）：0/1=>使能/关闭P6.4~P6.7 状态改变唤醒功能。

位0（/WUE6L）：0/1=>使能/关闭P6.0~P6.3 状态改变唤醒功能。

*当唤醒功能使能的时候，Port 6 和 port 8 不能输入悬空状态。唤醒功能初始为使能状态。

6.2.14、IOC71（TCC 控制寄存器）

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INT_EDGE	INT	TS	TE	PSRE	TCCP2	TCCP1	TCCP0

位7：INT_EDGE

0：P5.4 脚（INT0）中断源的触发形式是上升沿触发信号。

1：P5.4 脚（INT0）中断源的触发形式是下降沿触发信号。

位6（INT）：中断使能标志位，该位只读

0：由指令DISI 或硬件中断将该位置“0”来屏蔽中断；

1：ENI 或RETI 指令将该位置“1”来开中断。

位5（TS）：选择TCC 信号源位

0：内部指令周期时钟

1：TCC 脚输入的外部信号，TCC 周期等于内部指令时钟周期。

位4（TE）：为TCC 信号触发源位

0：TCC 脚信号上升沿触发

1：TCC 脚信号下降沿触发

位3 (PSRE)：预分频器分配位。

0: TCC 比例为1: 1

1: 比例系数由TCCP0~TCCP2 确定

位0 (TCCP0) ~2 (TCCP2) TCC 预分频比选择位。

TCCP2	TCCP1	TCCP0	TCC rate
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.2.15、IOC81 (看门狗控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	--	--	--	WDTE	WDTP2	WDTP1	WDTP0

位7~位4: 没有使用。

位3 (WDTE)：看门狗定时器使能位。

0: 关闭WDT 功能

1: 使能WDT 功能

位0 (WDTP0) ~位2 (WDTP2) 看门狗定时器预分频比选择位，WDT 时钟源是从振荡器频率。

WDTP2	WDTP1	WDTP0	WDT rate
0	0	0	1:1
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:32
1	1	0	1:64
1	1	1	1:128

6.2.16、IOC91 (计数器1、2 的控制寄存器)

位7 (CNT2S)：计数器2 时钟源选择位0/1→s/Fm

Fs:从振荡器时钟，Fm: 主振荡器时钟

位6~4 (CNT2P2~0)：计数器2 预分频比选择位。

CNT2P2	CNT2P1	CNT1P0	Counter 2 scale
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

位3 (CNT1S) : 计数器1 时钟源选择位0/1→s/Fm

Fs:从振荡器时钟, Fm: 主振荡器时钟

位2~0 (CNT1P2~0) : 计数器1 预分频比选择位。

CNT1P2	CNT1P1	CNT1P0	Counter 1 scale
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.2.17、IOCA1 (高电平脉宽定时器、低电平脉宽定时器控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CNT2S	CNT2P2	CNT2P1	CNT2P0	CNT1S	CNT1P2	CNT1P1	CNT1P0

位7 (LPWTS) : 低电平脉宽定时器时钟源选择位0/1□Fs/Fm

Fs:从振荡器时钟, Fm: 主振荡器时钟

位6~4 (LPWTP2~0) : 低电平脉宽定时器预分频比选择位。

LPWTP2	LPWTP1	LPWTP0	Low--pulse width timer scale
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64

1	1	0	1:128
1	1	1	1:256

位3 (HPWTS)：高电平脉宽定时器时钟源选择位0/1□Fs/Fm

Fs:从振荡器时钟，Fm:主振荡器时钟

位2~0 (HPWP2~0)：高电平脉宽定时器预分频比选择位。

HPWTP2	HPWTP1	HPWTP0	High-pulse width timer scale
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.2.18、IOCB1 (P6 上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PH67	PH66	PH65	PH64	PH63	PH62	PH61	PH60

位7~位0：是P6 端口上拉电阻使能位

0: P6. x 内部上拉功能无效。

1: 使能P6. x 内部上拉功能

6.2.19、IOCC1 (P6 开漏控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OP67	OP66	OP65	OP64	OP63	OP62	OP61	OP60

位7~位0 是P6 端口开漏功能控制寄存器

0: 关闭P6. x 开漏功能。

1: 使能P6. x 开漏功能

6.2.20、IOCD1 (P8 上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PH87	PH86	PH85	PH84	PH83	PH82	PH81	PH80

位0~位7 是P8 端口下拉电阻控制寄存器

0: P8. x 内部上拉功能无效。

1: 使能P8. x 内部上拉功能

6.2.21、IOCE1 (P6 下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PL67	PL66	PL65	PL64	PL63	PL62	PL61	PL60

位7~位0: 是P6 端口下拉功能使能位

- 0: P6. x 内部下拉功能无效。
- 1: 使能P6. x 内部下拉功能

6.3、TCC/WDT 预分频器

两个8 位计数器TCC (定时器) 及WDT (看门狗定时器) 可以设置预分频器, IOC71中TCCP0~TCCP2 位来确定TCC 预分频器系数。同样, IOC81中的WDTP0~WDTP2 位来确定WDT 预分频器系数。在执行指令“WDTC”和“SLEP”时, WDT 被清零。图32描述了TCC/WDT 的电路图。

R1 (TCC) 是8 位定时/计数器。TCC 时钟源可以是内部指令时钟或外部信号输入 (由TCC引脚输入, 触发形式可通过TCC 控制寄存器选择)。如果是内部指令时钟, 每个指令周期TCC加1 (无预分频器)。如果TCC 的信号源来自于外部时钟输入, 则TCC 引脚信号在下降沿或上升沿触发时TCC 加1。

看门狗定时器来源是使用从振荡器。当芯片工作在Normal 模式、Green 模式或Idle 模式时, WDT 溢出时将引起芯片复位 (若WDT 使能)。在Normal 模式和Green 模式下的任何时间里, WDT 可以由软件设置使能或关闭。WDT 溢出时间等于预分频比*256/ (Fs/2)。

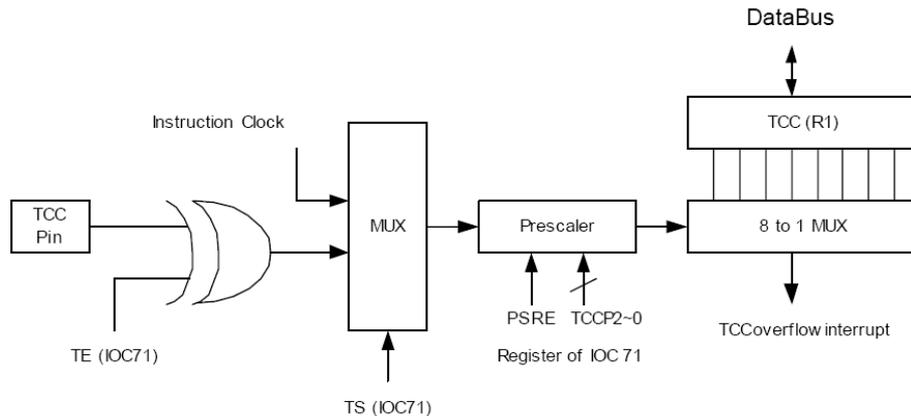


图 32a、TCC 框图

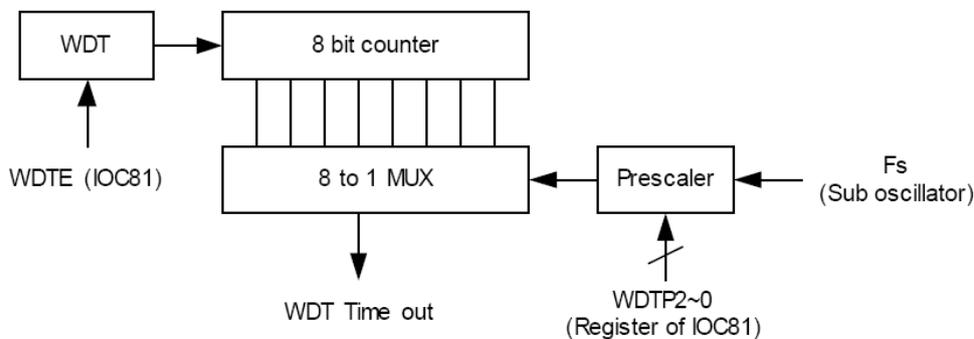
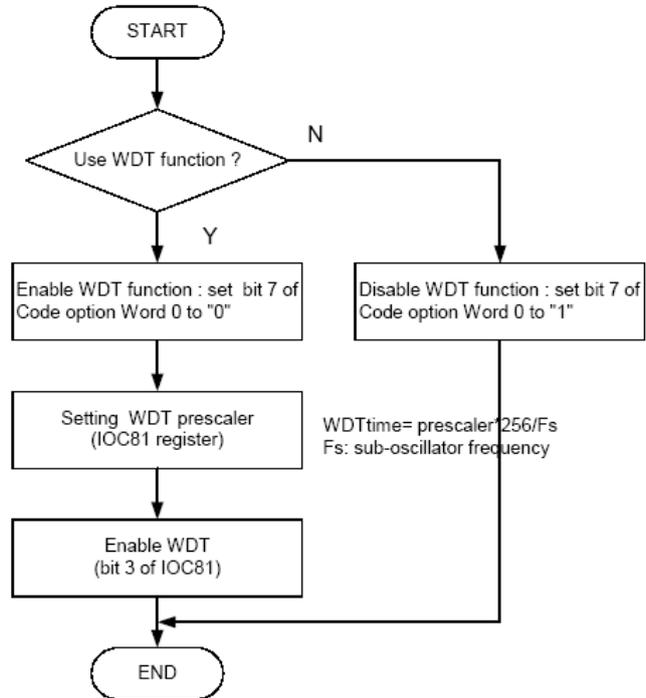
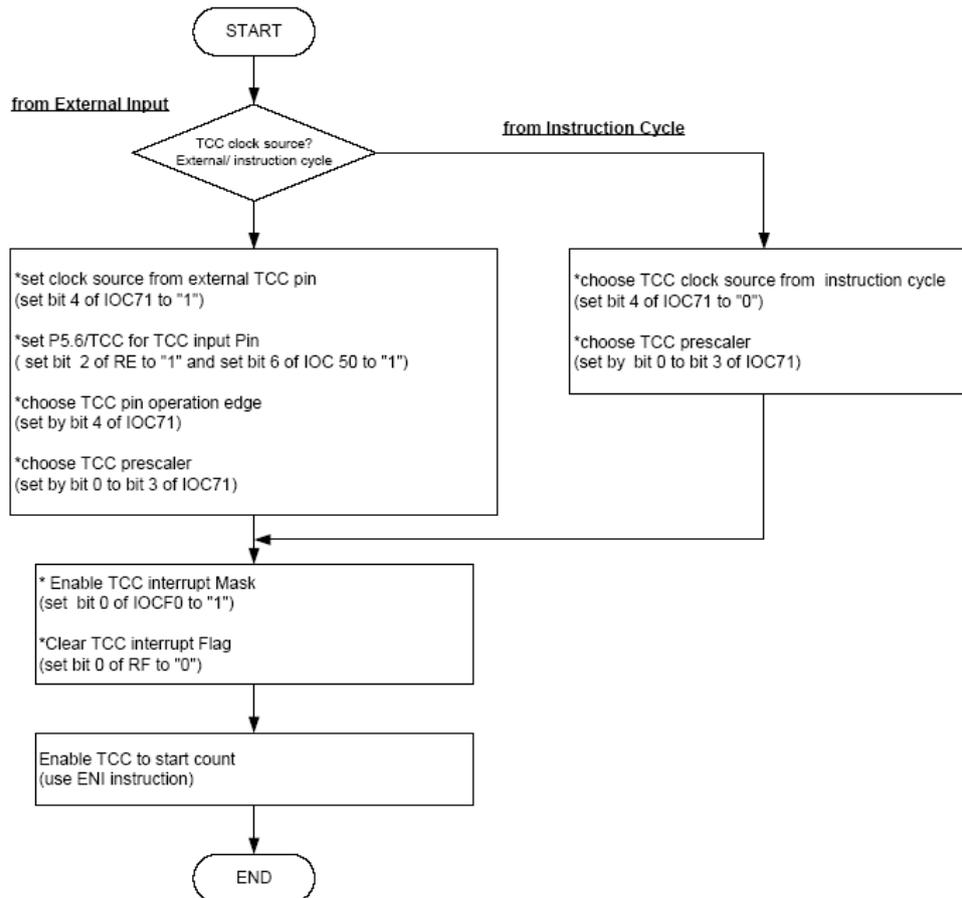


图 32b、WDT 框图

WDT 设置流程图:

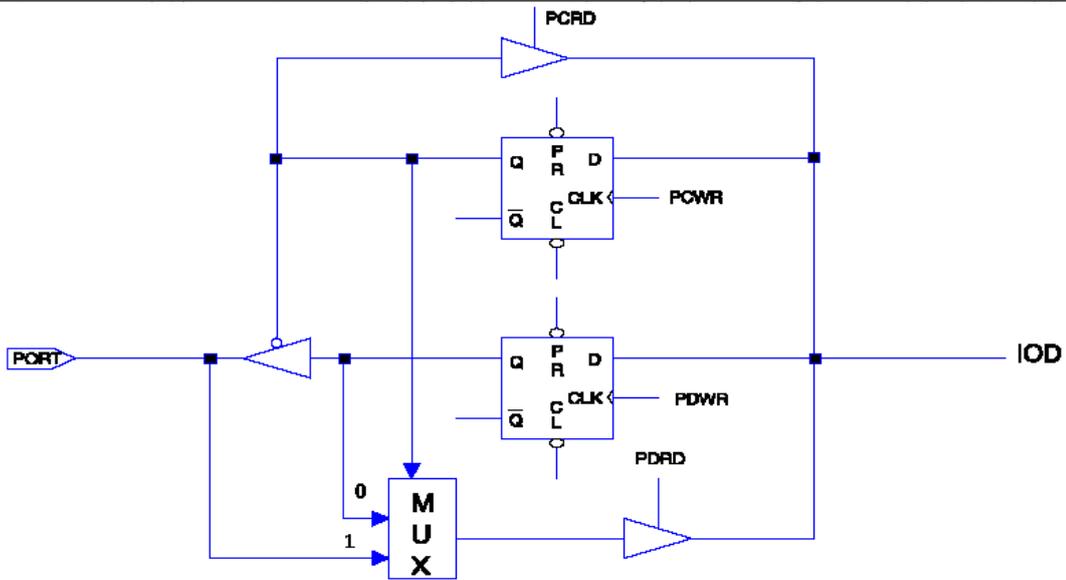


TCC 设置流程图:



6.4、I/O 端口

I/O 寄存器组，包括端口5、6、7、8，都是双向三态I/O 口。端口6 和端口8 均可由软件设置内部上拉，另外端口6 还可由软件设置内部下拉。同样，端口6 通过软件可设置为漏极开路输出。端口6 和端口8 有在输入状态改变中断（或唤醒）的特性，而且软件可设置上拉至高电平，这是该芯片的特色。各I/O 引脚都由I/O 控制寄存器（IOC5~IOC8）定义“输入”或“输出”。I/O 寄存器组和I/O 控制寄存器组都可读写。I/O 接口电路如图33所示。



注：图中没有表示漏极开路、上拉、下拉电路
图 33、P5、P6、P7 和 P8 的 I/O 端口和 I/O 控制寄存器的电路

6.5、复位和唤醒

复位由下面情况引起：

- 上电复位
- WDT 溢出（如果使能）
- /RESET 引脚输入低电平

注意：如果复位电路一直保持上电状态，当电压降到1.9V 左右CPU 将产生复位.

一旦RESET 发生，系统处于如下状态：

- 振荡器起振，或继续振荡
- 程序计数器（R2）清零
- 所有的I/O 引脚定义为输入模式（高阻状态）
- TCC/WDT 定时器和预分频器清零
- 上电时，R3 的第5, 6 位和R4 的高两位被清零
- IOC71 寄存器除第6 位（INT 标志位）均被清零
- 其它寄存器状态如表1 如示

表 1 寄存器组初始化值：

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOC50	Bit Name	IOC57	IOC56	IOC55	IOC54	P8HS	P8LS	P7HS	P7LS
		Power-On	1	1	1	1	0	0	0	0
		/RESET and WDT	1	1	1	1	0	0	0	0

		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC60	Bit Name	IOC67	IOC66	IOC65	IOC64	IOC63	IOC62	IOC61	IOC60
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC70	Bit Name	IOC77	IOC76	IOC75	IOC74	IOC73	IOC72	IOC71	IOC70
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC80	Bit Name	IOC87	IOC86	IOC85	IOC84	IOC83	IOC82	IOC81	IOC80
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC90	Bit Name	X	RAM_A6	RAM_A5	RAM_A4	RAM_A3	RAM_A2	RAM_A1	RAM_A0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCA0	Bit Name	RAM_D7	RAM_D6	RAM_D5	RAM_D4	RAM_D3	RAM_D2	RAM_D1	RAM_D0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCB0	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCC0	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCD0	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCE0	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCF0	Bit Name	ICIE	LPWTE	HPWTE	CNT2E	CNT1E	INT1E	INT0E	TCIE

		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC61	Bit Name	IROCS	X	X	X	/WUE8H	/WUE8L	/WUE6H	/WUE6L
		Power-On	0	U	U	U	0	0	0	0
		/RESET and WDT	0	U	U	U	0	0	0	0
		Wake-Up from Pin Change	P	U	U	U	P	P	P	P
N/A	IOC71	Bit Name	INT_EDGE	INT	TS	TE	PSRE	TCCP2	TCCP1	TCCP0
		Power-On	1	0	1	1	1	1	1	1
		/RESET and WDT	1	0	1	1	1	1	1	1

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC81	Bit Name	X	X	X	X	WDTE	WDTP2	WDTP1	WDTP0
		Power-On	U	U	U	U	0	1	1	1
		/RESET and WDT	U	U	U	U	0	1	1	1
		Wake-Up from Pin Change	U	U	U	U	P	P	P	P
N/A	IOC91	Bit Name	CNT2S	CNT2P2	CNT2P1	CNT2P0	CNT1S	CNT1P2	CNT1P1	CNT1P0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCA1	Bit Name	LPWTS	LPWTP2	LPWTP1	LPWTP0	HPWTS	HPWTP2	HPWTP1	HPWTP0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCB1	Bit Name	PH67	PH66	PH65	PH64	PH63	PH62	PH61	PH60
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCC1	Bit Name	OP67	OP66	OP65	OP64	OP63	OP62	OP61	OP60

		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCD1	Bit Name	PH87	PH86	PH85	PH84	PH83	PH82	PH81	PH80
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCE1	Bit Name	PL67	PL66	PL65	PL64	PL63	PL62	PL61	PL60
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCF1	Bit Name	X	X	X	X	X	X	X	LVDE
		Power-On	U	U	U	U	U	U	U	0
		/RESET and WDT	U	U	U	U	U	U	U	0
		Wake-Up from Pin Change	U	U	U	U	U	U	U	P
0x00	R0 (IAR)	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x01	R1 (TCC)	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x02	R2 (PC)	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	Jump to address 0x0018 or continue to execute next instruction							

0x03	R3 (SR)	Bit Name	X	PS1	PS0	T	P	Z	DC	C
		Power-On	U	0	0	1	1	U	U	U
		/RESET and WDT	U	0	0	t	t	P	P	P
		Wake-Up from Pin Change	U	P	P	t	t	P	P	P
0x04	R4 (RSR)	Bit Name	Bank1	Bank0	--	--	--	--	--	--
		Power-On	0	0	U	U	U	U	U	U
		/RESET and WDT	0	0	P	P	P	P	P	P

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x05	R5	Bit Name	R57	R56	R55	R54	X	X	X	IOCPAGE
		Power-On	1	1	1	1	U	U	U	0
		/RESET and WDT	1	1	1	1	U	U	U	0
		Wake-Up from Pin Change	P	P	P	P	U	U	U	P
0x06	R6	Bit Name	R67	R66	R65	R64	R63	R62	R61	R60
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x7	R7	Bit Name	R77	R76	R75	R74	R73	R62	R71	R70
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x8	R8	Bit Name	R87	R86	R85	R84	R83	R82	R81	R80
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x9	R9	Bit Name	BS	DS1	DS0	LCDEN	X	LCDTYPE	LCDF1	LCDF0
		Power-On	1	1	0	0	U	0	0	0
		/RESET and WDT	1	1	0	0	U	0	0	0
		Wake-Up from Pin Change	P	P	P	P	U	P	P	P
0xA	RA	Bit Name	X	X	X	LCD_A4	LCD_A3	LCD_A2	LCD_A1	LCD_A0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0xB	RB	Bit Name	X	X	X	X	LCD_D 3	LCD_D 2	LCD_D 1	LCD_D 0
		Power-On	U	U	U	U	0	0	0	0

		/RESET and WDT	U	U	U	U	0	0	0	0
		Wake-Up from Pin Change	U	U	U	U	P	P	P	P
0xC	RC	Bit Name	LV DEN	/LV	LVDF	LVD	LPWTEN	HPWTEN	CNT2EN	CNT1EN
		Power-On	0	1	0	0	0	0	0	0
		/RESET and WDT	0	1	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	0	P	P	P	P	P
0xD	RD	Bit Name	X	CLK2	CLK1	CLK0	IDLE	BF1	BF0	CPUS
		Power-On	U	0	0	0	1	0	0	*1
		/RESET and WDT	U	0	0	0	1	0	0	*1
		Wake-Up from Pin Change	U	P	P	P	P	P	P	P
0xE	RE	Bit Name	IRE	HF	LGP	X	IRROUTE	TCCE	EINT1	EINT0
		Power-On	0	0	0	U	0	0	0	0
		/RESET and WDT	0	0	0	U	0	0	0	0
		Wake-Up from Pin Change	P	P	P	U	P	P	P	P
0xF	RF (ISR)	Bit Name	ICIF	LPWTF	HPWTF	CNT2F	CNT1F	INT1F	INT0F	TCIF
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	N	P	P	P	P	P	P	P
0x10~ 0x3F	R10~R3F	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	U	U	U	U	U	U	U	U
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P

X: 未使用 U: 不确定或不重要 P: 复位之前的值

t : 参照前述对R3 寄存器的解释 N: 监视中断操作状态 1=运行 P=停止

注1: 该位与code option 中的HLFS 位数据相同

单片机能够从SLEEP 和IDLE 模式下被唤醒，唤醒信号如下：

Wakeup signal	Sleep mode	Idle mode	Green mode	Normal mode
TCC time out IOCF bit0=1	X	*2 Wake-up + interrupt + next instruction	Interrupt	Interrupt
INT0 pin IOCF bit1=1	Wake-up + interrupt + next instruction	Wake-up + interrupt + next instruction	Interrupt	Interrupt
INT1 pin IOCF bit2=1	Wake-up + interrupt + next instruction	Wake-up + interrupt + next instruction	Interrupt	Interrupt

Counter 1 IOCF bit3=1	X	Wake-up + interrupt + next instruction	Interrupt	Interrupt
Counter 2 IOCF bit4=1	X	Wake-up + interrupt + next instruction	Interrupt	Interrupt
High-pulse timer IOCF bit5=1	X	Wake-up + interrupt + next instruction	Interrupt	Interrupt
Low-pulse timer IOCF bit6=1	X	Wake-up + interrupt + next instruction	Interrupt	Interrupt
Port6, Port 8 (input status change wake-up)	IOCF bit7=0 Wake-up + next instruction IOCF bit7=1+ENI instruction Wake-up + interrupt + next instruction	IOCF bit7=0 Wake-up + next instruction IOCF bit7=1+ENI instruction Wake-up + interrupt + next instruction	X	X
WDT time out	X	RESET	RESET	RESET

注2: 只有外部TCC 引脚能够从IDLE 模式中唤醒

6.6、振荡器

6.6.1、振荡器模式

AIP61P1004 主振荡器 (R-OSCI、OSCO) 可以工作在三种不同的振荡模式: RC 振荡模式 (外部电阻和内部电容模式)、晶振模式和PLL (R-OSCI 连接一个0.01uF 的电容到地) 工作模式, 用户通过设置代码选择寄存器中FMMD1 和FMMD0 选择其中一种振荡模式。从振荡器可以工作在晶振和ERIC 振荡模式。表2列出了如何设置三种振荡模式。

表2由FSMD、FMMD1、FMMD0 定义的振荡器模式:

FSMD	FMMD1	FMMD0	Main clock	Sub-clock
0	0	0	RC type (ERIC)	RC type (ERIC)
0	0	1	Crystal type	RC type (ERIC)
0	1	X	PLL type	RC type (ERIC)
1	0	0	RC type (ERIC)	Crystal type
1	0	1	Crystal type	Crystal type
1	1	X	PLL type	Crystal type

表3最大工作频率:

Conditions	VDD	Fxt max. (MHz)
Two clocks	2.3	4
	3.0	8
	5.0	10

6.6.2、晶体振荡器/陶瓷振荡器 (XTAL)

YF8P468可由R-OSCI 引脚上的外部时钟驱动，如图34所示。

在大多数应用中，引脚R-OSCO和OSCI上可接晶体和陶瓷谐振器来产生振荡，图35为其电路。表4列出了C1 和C2 的推荐值。由于每个谐振器的特性不同，用户应当参考它的规格说明选择合适的C1 和C2。对于低频模式和AT strip cut 晶体，需要串联电阻RS。

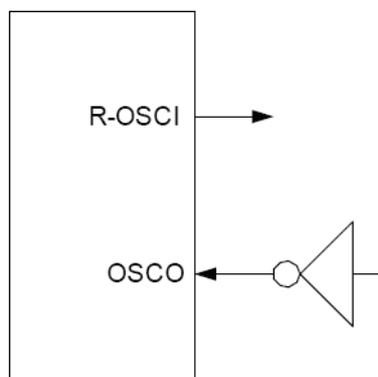


图 34、外部时钟输入电路

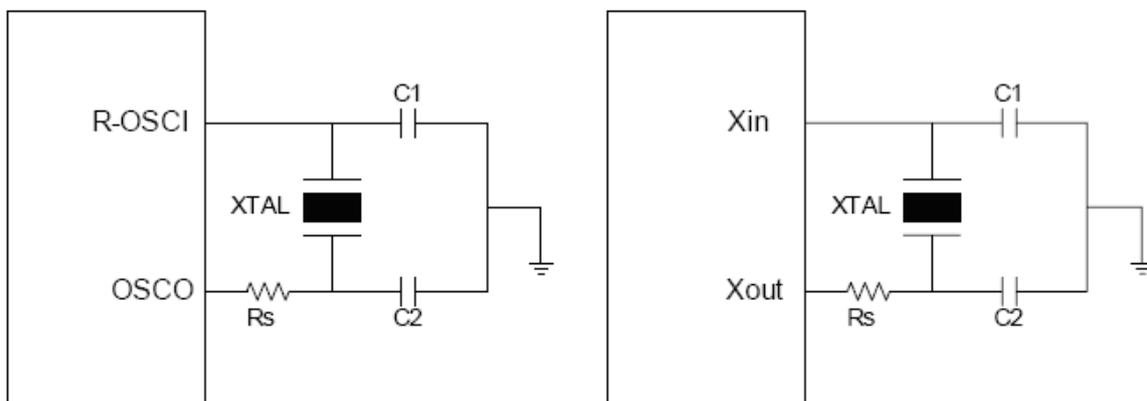


图 35、晶振/谐振器电路

表4 晶体振荡器或陶瓷振荡器的电容选择参考：

Oscillator source	Oscillator Type	Frequency	C1 (pF)	C2 (pF)
Main oscillator	Ceramic Resonators	455 kHz	100~150	100~150
		2.0 MHz	20~40	20~40
		4.0 MHz	10~30	10~30

	Crystal Oscillator	455KHz	20~40	20~150
		1.0MHz	15~30	15~30
		2.0MHz	15	15
		4.0MHz	15	15
Sub-oscillator	Crystal Oscillator	32.768kHz	25	25

6.6.3、用内部电容的RC 振荡模式

考虑到精度和成本问题，YF8P468 还提供了一种特殊的振荡模式，就是用一个内部电容和一个外部上拉到VDD 的电阻，内部电容起到温度补偿作用。为了得到更高的精确度，建议选用精度较高的电阻。

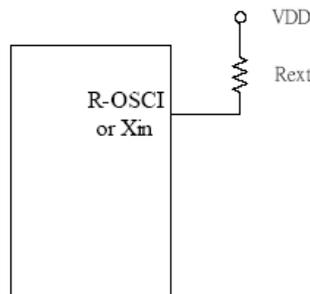


图36、内部电容振荡器模式电路

表5 对应振荡器频率的电阻值

Pin	Rext	Average Fosc 5V, 25° C	Average Fosc 3V, 25° C
R-OSCI	51k	2.2221 MHz	2.1972 MHz
	100k	1.1345 MHz	1.1203 MHz
	300k	381.36KHz	374.77 KHz
Xin	2.2M	32.768KHz	32.768KHz

注：1. 以QFP 封装测量。

2. 仅供参考。

3. 频率漂移大约±30%。

6.7、上电问题

在电源稳定之前，任何单片机均不能保证开始正常工作。

YF8P468 具有上电复位功能，能够检测到1.6V~1.8V 的电压，这就免去了外部复位电路。如果VDD 上升的足够快（50ms 或更短），它将正常工作。然而，在许多要求严格的应用中，还是需要附加的外部电路来帮助解决上电问题。

6.7.1、外部上电复位电路

图37所示的电路使用了外部RC 产生复位脉冲。脉冲宽度应足够长，直到VDD 达到最低工作电压。当电压上升慢时，可使用该电路。由于/RESET 引脚的漏电流约为±5uA，建议R 不要大于40K。这样，引脚/RESET 上电压将保持在0.2V 以下。二极管D 作用是在掉电时充当短路回路。电容C 将快速充分

放电。限流电阻R1 用来避免过大的放电电流或静电放电ESD 流入引脚/RESET。

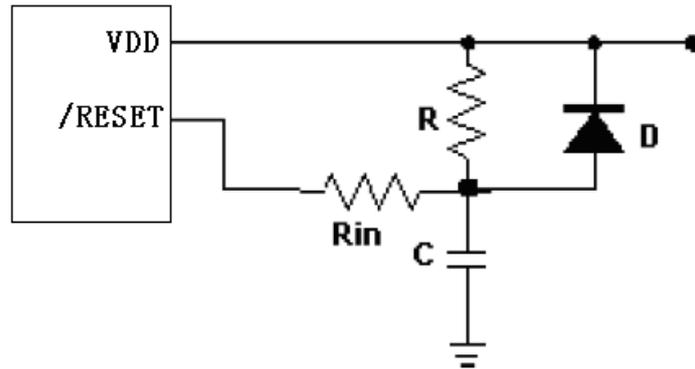


图 37、外部电源上电复位电路

6.7.2、 残余电压保护

有些应用中，如更换电池，Vdd 断开后几秒钟内便恢复，这将有一个小于VDD 最小值但又不为零的残存电压，这样会引起不正常复位。图38、39为残存电压保护电路。

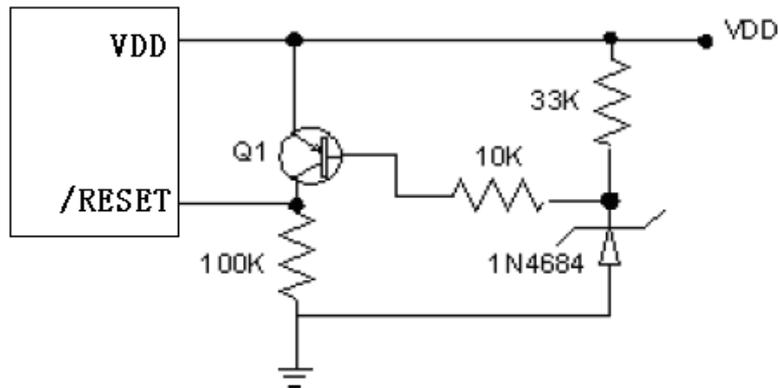


图 38、残余电压保护电路 1

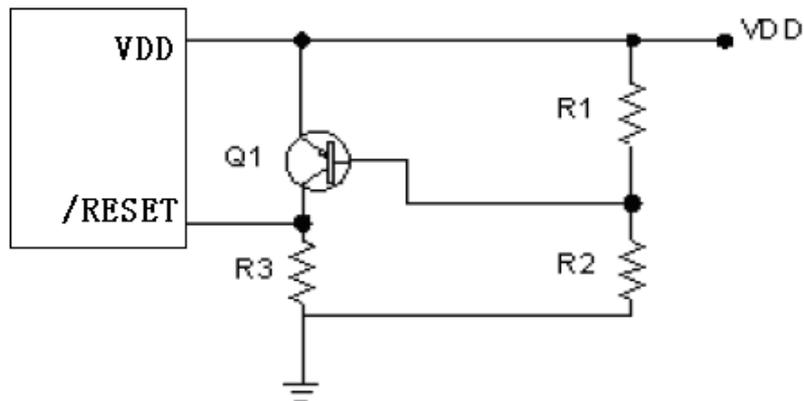


图 39、残余电压保护电路 2

6.8、中断

如下所列 YF8P468 有8 个中断源：

- TCC 溢出中断
- P5.4 引脚/INT0]外部中断

- P5.5 引脚/[INT1]外部中断
- 计数器1 下溢中断
- 计数器2 下溢中断
- 高电平脉宽定时器下溢中断
- 低电平脉宽定时器下溢中断
- P6、P8 输入状态改变唤醒中断

该芯片具有下降沿触发的中断，如：TCC 定时器溢出中断、4 个八位递减计数/定时器下溢中断、如果这些中断源信号由高电平变为低电平，RF 寄存器中相应标志位将置“1”（若使能IOCF0 寄存器）。

RF 是中断状态寄存器，它的相关标志记录了中断请求状态，IOCF0 是中断屏蔽寄存器。通过执行指令ENI和DISI使能或禁止总的中断。当其中一个中断产生（若使能），则根据中断源的类型决定下一条指令将从地址0003H~0018H 那里获取。

YF8P468 的每个中断源都有各自的中断向量，如表6所示。

在中断子程序执行之前，硬件会对ACC 和R3 寄存器的内容进行保存。中断服务程序完成之后，所保存的内容将返回到ACC 和R3 寄存器中。中断服务程序在执行时，不允许其它中断服务程序运行。如果其它中断在此时发生，硬件会保存这个中断请求。当上一个中断服务程序完成后再执行下一个中断服务程序。

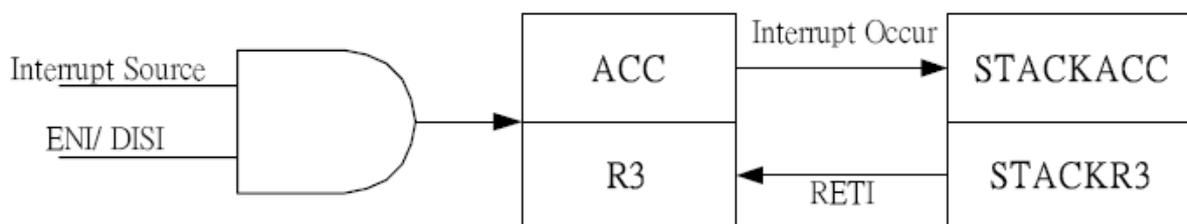


图 40、中断框图

表6 中断向量

Interrupt vector	Interrupt status
0003H	TCC overflow interrupt.
0006H	External interrupt P5.4/INT0 pin
0009H	External interrupt P5.5/INT1 pin
000CH	Counter 1 underflow interrupt
000FH	Counter 2 underflow interrupt
0012H	High-pulse width timer underflow interrupt
0015H	Low-pulse width timer underflow interrupt
0018H	Port 6, Port 8 input status change wake-up

6.9、LCD 驱动

YF8P468 带有LCD 驱动器，有32 个segments 和4 个commons 能驱动4*32 点阵。LCD 模块由LCD 驱动器、显示RAM、segment 输出引脚、common 输出引脚、供给LCD 工作电压引脚组成，它可工作在三种模式：NORMAL、GREEN 和IDLE。

					(LCD_D3)	(LCD_D2)	(LCD_D1)	(LCD_D0)	
00H	—	—	—	—					SEG0
01H	—	—	—	—					SEG1
02H	—	—	—	—					SEG2
...
	—	—	—	—					SEG29
1EH	—	—	—	—					SEG30
1FH	—	—	—	—					SEG31
COMMON	X	X	X	X	COM3	COM2	COM1	COM0	

RB (LCD 数据缓存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	--	--	--	LCD_D 3	LCD_D 2	LCD_D 1	LCD_D 0

位7~位4: 没有使用。

位3~0(LCD_D3~0): LCD RAM 数据传输寄存器。

RD (系统时钟、驱动频率及PLL 频率控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	CLK2	CLK1	CLK0	IDLE	BF1	BF0	CPUS

Bit 2,1 (BF1, 0): LCD 驱动频率选择位

BF1	BF0	Booster frequency
0	0	Fs
0	1	Fs/4
1	0	Fs/8
1	1	Fs/16

LCD 功能初始化设置流程图如下:



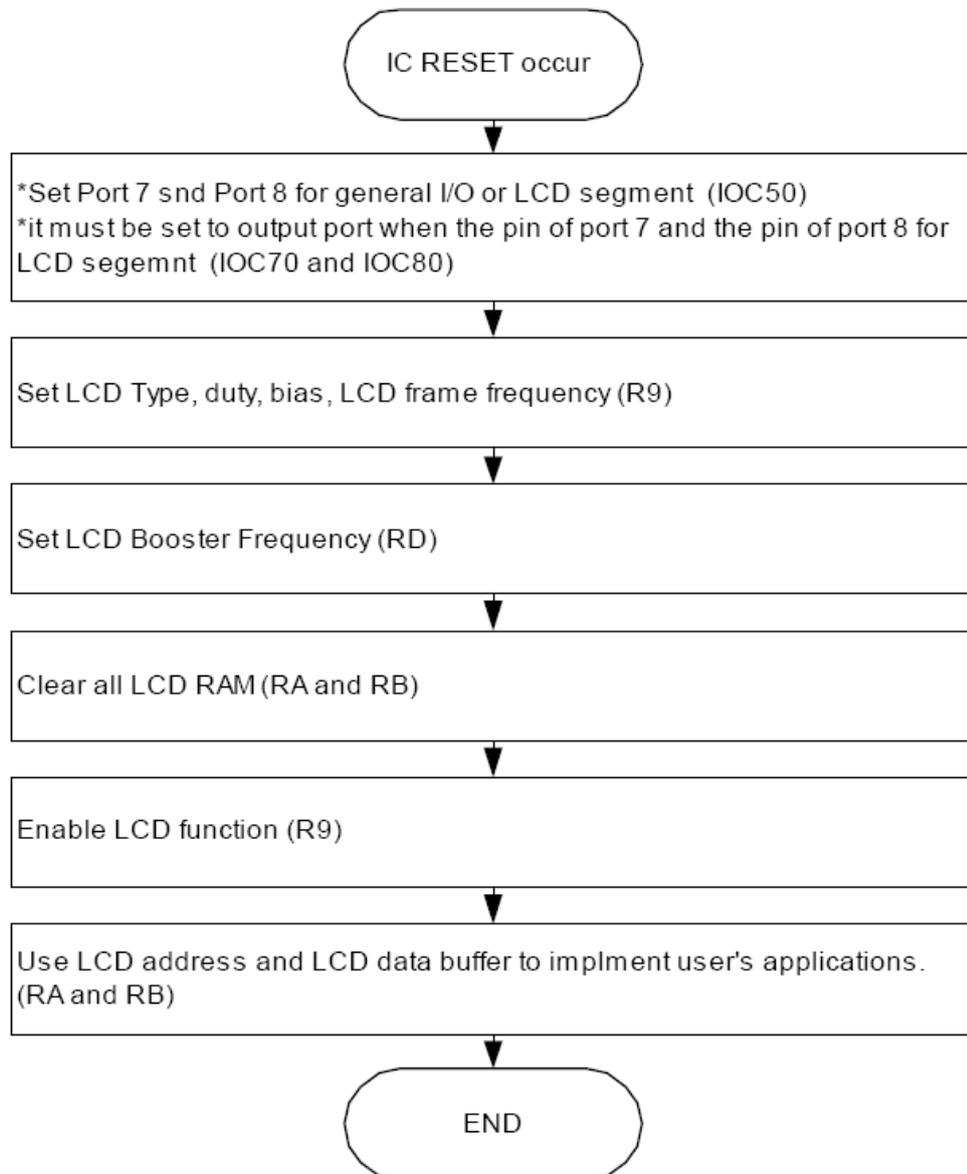
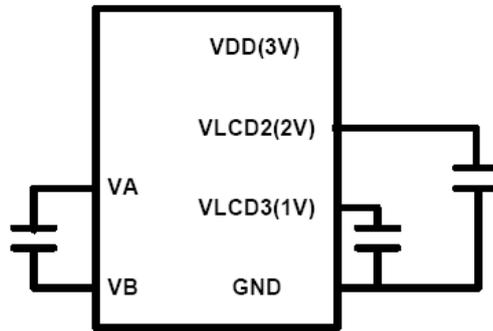


图41、LCD功能初始化设置流程图

LCD 电压的驱动电路连接方法如下：

(1) 1/3 bias



(2) 1/2 bias

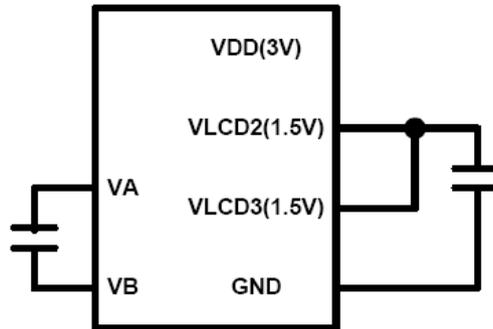


图42、分压电路连接 (Cext=0.1uF)

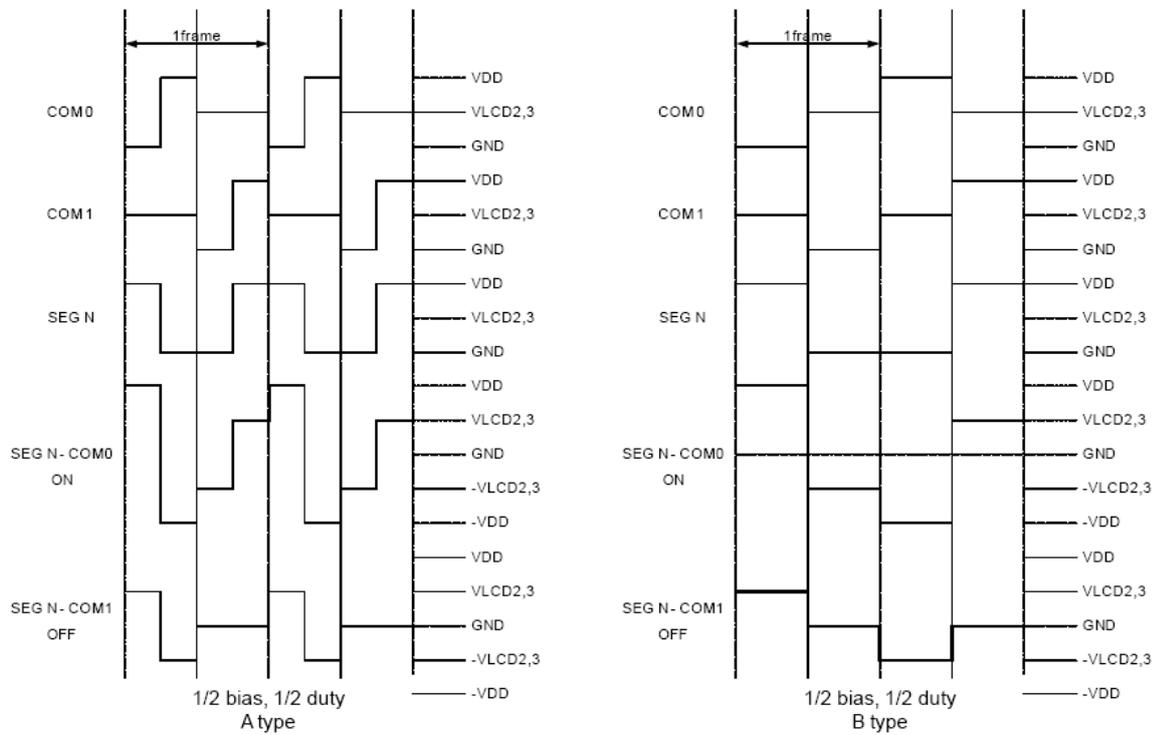


图 43、LCD 波形 (1/2bias, 1/2duty)

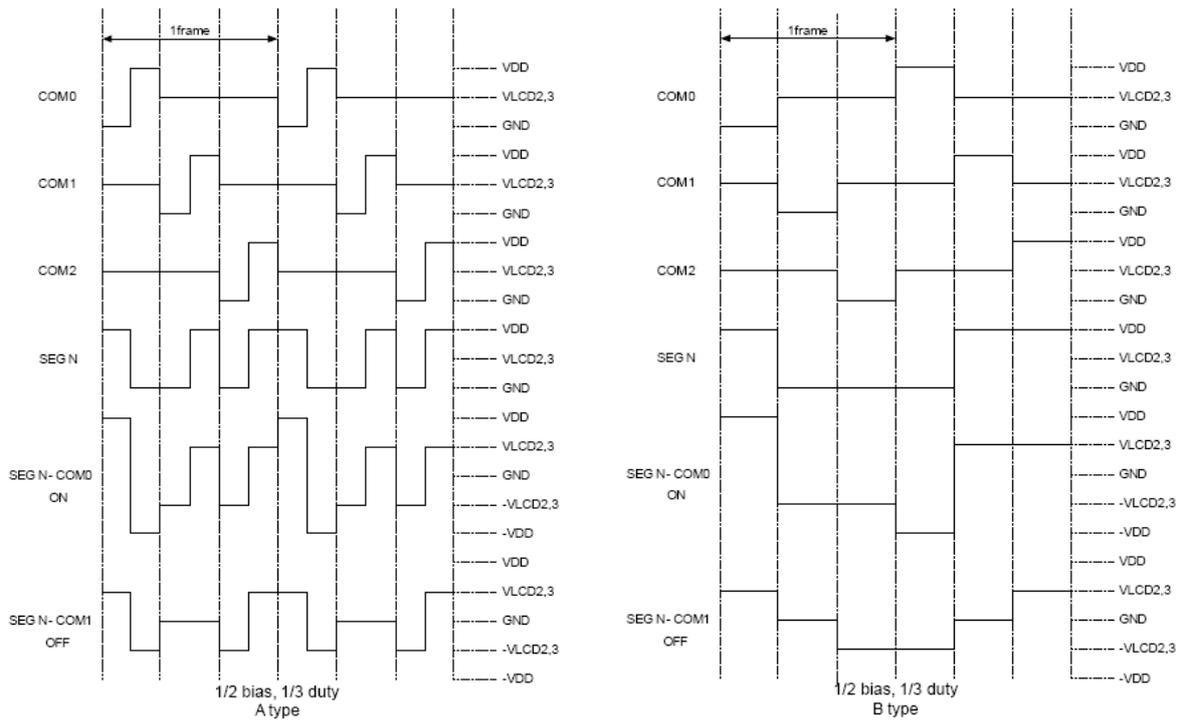


图 44、LCD 波形 (1/2bias, 1/3duty)

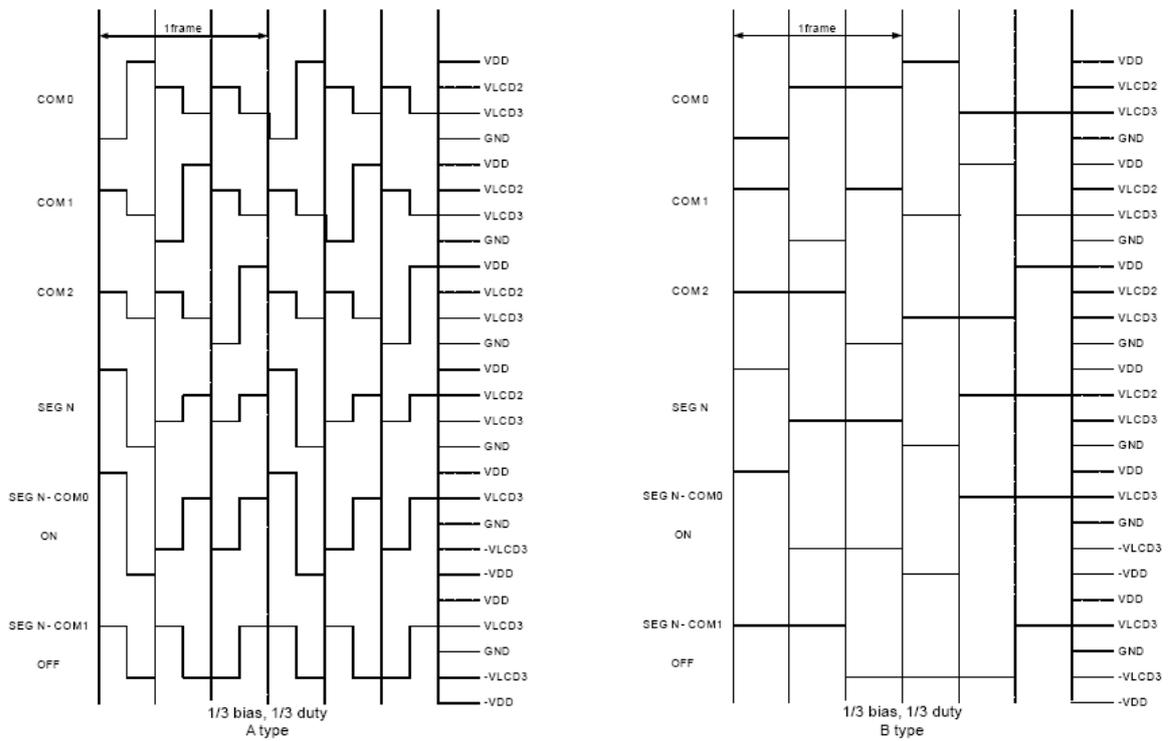


图 45、LCD 波形 (1/3bias, 1/3duty)

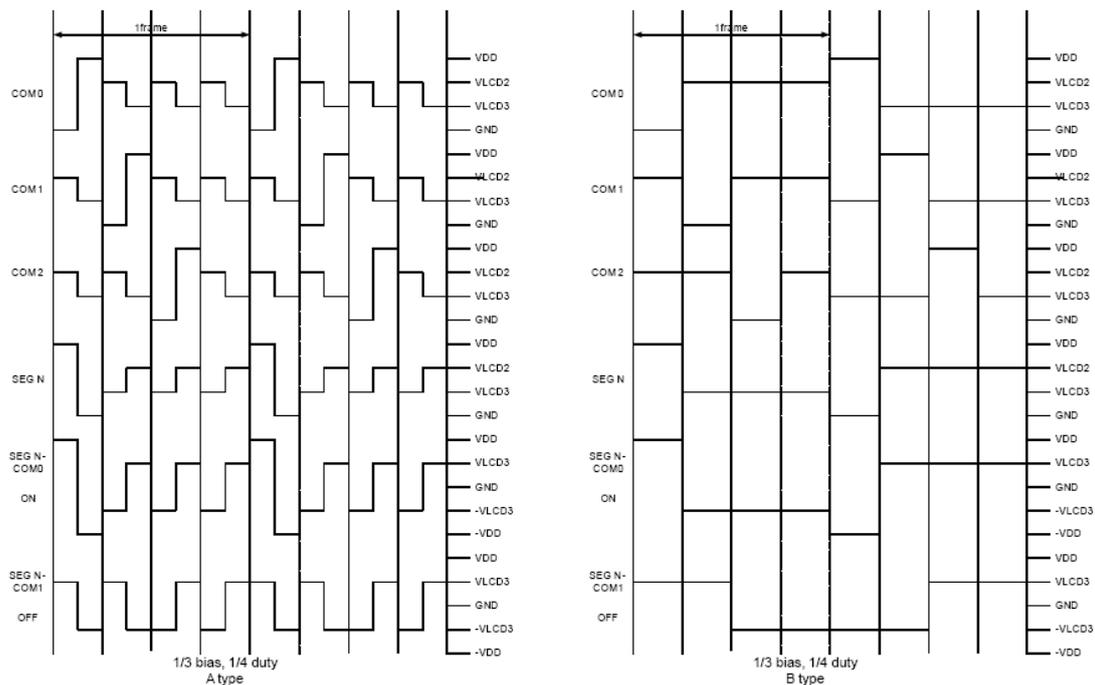


图 46、LCD 波形 (1/3bias, 1/4duty)

6.10、红外遥控应用/PWM 波形的产生

YF8P468 能够很方便地产生红外载波信号和PWM 标准波形。实现IR 与PWM 波形的功能要有如下结构配合：八位递减定时/计时器、高电平脉宽定时器、低电平脉宽定时器和IR 控制寄存器。IR 系统框图如图47所示，IR 控制寄存器 (RE)、IOC90 (计数器1、2 控制寄存器)、IOCA0 (高电平脉宽定时器、低电平脉宽控制寄存器)、IOCC0 (计数器2 预设置寄存器)、IOCD0 (高电平脉宽定时器预设寄存器)、IOCE0 (低电平脉宽定时器预设寄存器) 决定IROUT 引脚的波形输出。关于载波、高低电平时间在下面会作解释。

如果计数器2 的时钟源频率为 F_T (可由IOC91 设置)，则

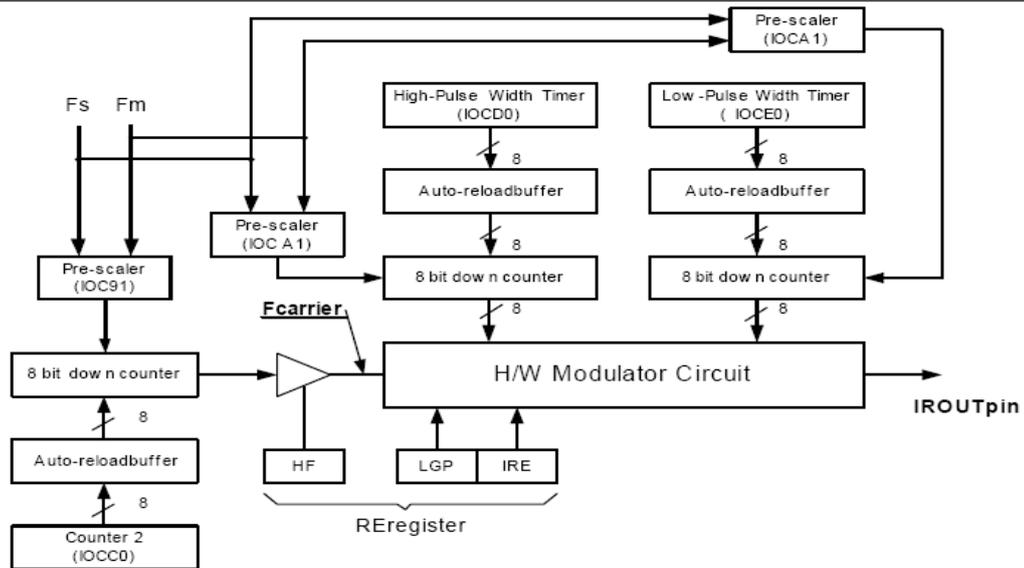
$$F_{\text{carrier}} = \frac{F_T}{2 * (1 + \text{decimal of counter2 preset value (IOCC0)} * \text{prescaler})}$$

如果高电平脉宽定时器时钟源频率为 F_T (可由IOCA1 设置)，则

$$T_{\text{high pulse time}} = \frac{\text{prescaler} * (1 + \text{decimal of high pulse width timer value (IOCD0)})}{F_T}$$

如果低电平脉宽定时器时钟源频率为 F_T (可由IOCA1 设置)，则

$$T_{\text{low pulse time}} = \frac{\text{prescaler} * (1 + \text{decimal of low pulse width timer value (IOCE0)})}{F_T}$$



Fm: 主振荡器频率, Fs: 从振荡器频率

图 47、IR/PWM 系统框图

IROUT 引脚输出波形解释如下:

图48 LGP=0, HF=1, 在低电平脉冲时间内IROUT 输出调制载波波形。

图49 LGP=0, HF=0, 在低电平脉冲时间内IROUT 不会输出调制载波波形, 这时IROUT输出是由高、低电平脉冲时间决定, 这种模式下可产生PWM 波形。

图50 LGP=0, HF=1, 在低电平脉冲时间内IROUT 输出调制载波波形。当IRE 从高变化到低时, IROUT 输出波形将继续保持, 直到产生高电平脉宽定时器中断。

图51 LGP=0, HF=0, 在低电平脉冲时间内IROUT 不会输出调制载波波形, 而是由高、低电平脉冲时间决定, 在这种模式下可产生PWM 波形。当IRE 从高变化到低时, IROUT 输出波形将继续保持, 直到产生高电平脉宽定时器中断。

图52 LGP=1, 当LGP 置高电平时, 高电平脉宽定时器将不起作用, 所以IROUT 输出由低电平脉宽定时器决定。

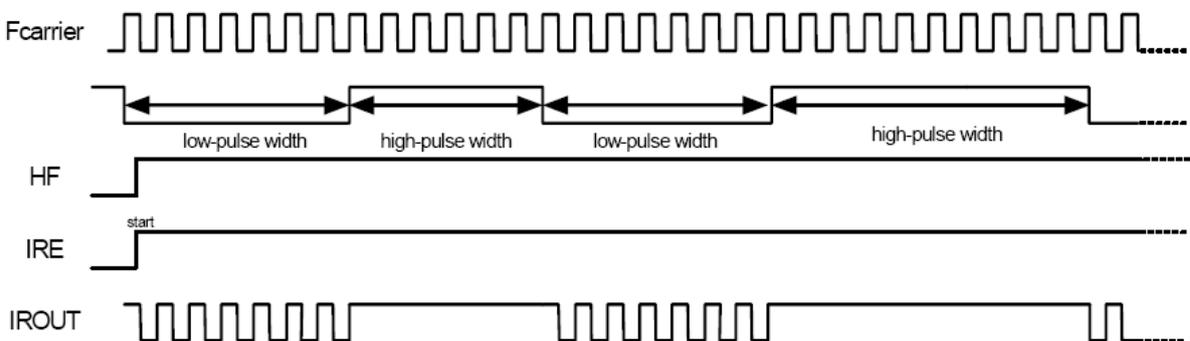


图 48、LGP=0, IROUT 引脚输出波形

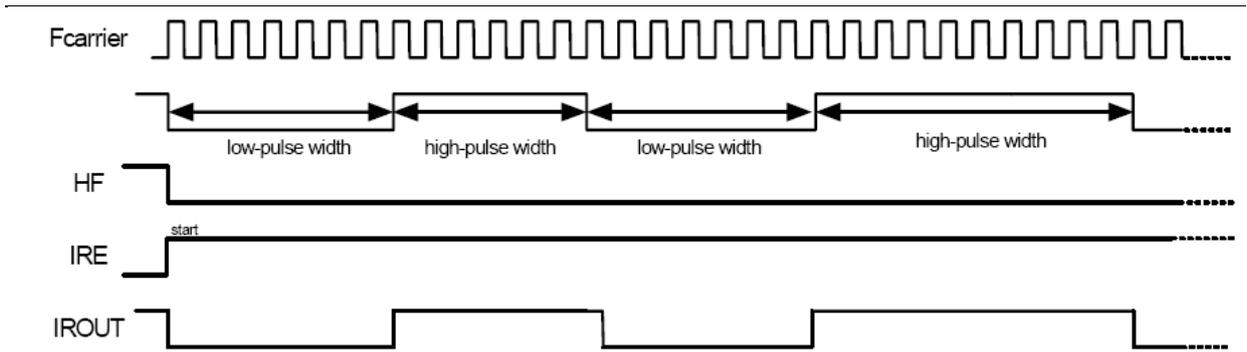


图 49、LGP=0, IROUT 引脚输出波形

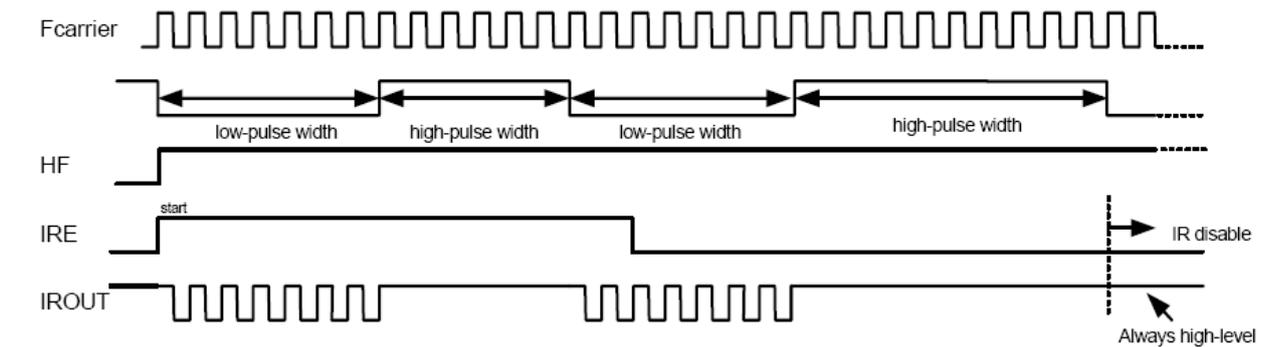


图 50、LGP=0, IROUT 引脚输出波形

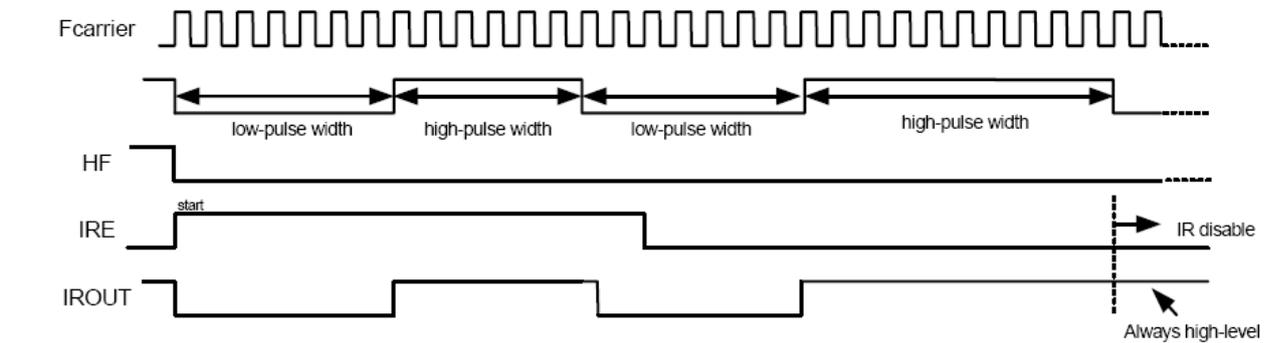


图 51、LGP=0, IROUT 引脚输出波形

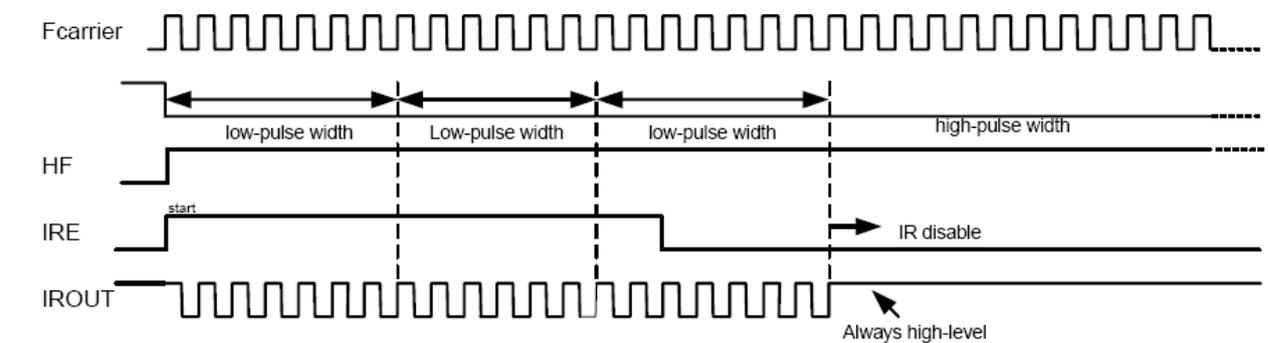


图52、LGP=1, IROUT引脚输出波形

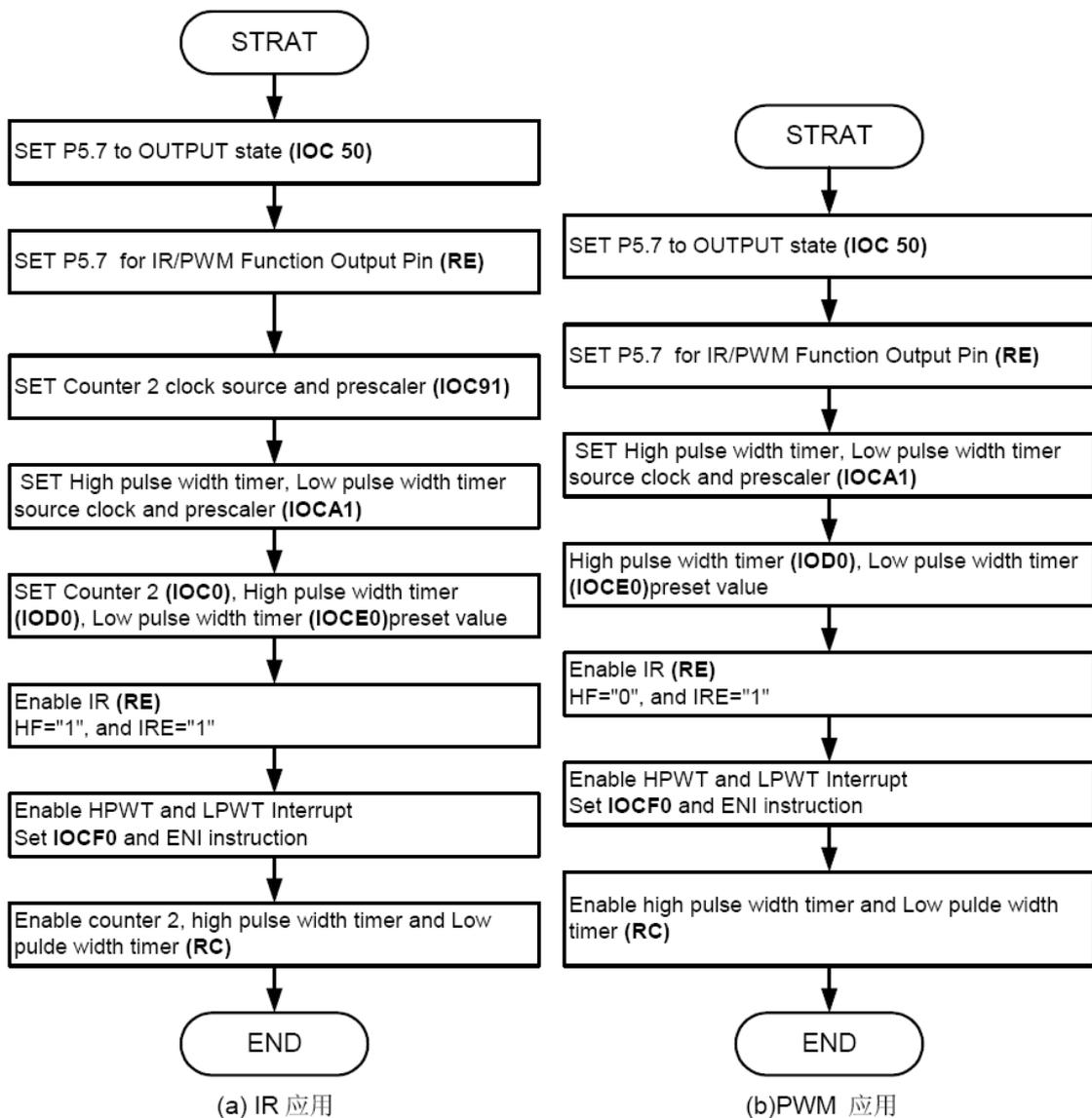


图 53、IR/PWM 功能使能流程图

6.11、程序代码烧录配置字

YF8P468 有一个字长的代码选择寄存器，它不是一般程序选择存储器的一部分。在单片机正常工作时，它不可被访问。

代码选择寄存器和用户ID 寄存器配置如下：

寄存器中Word1 用来写入用户ID 代码。

Word 1
Bit12~Bit 0

代码选择寄存器Word0 用作芯片功能设定，在烧录OTP 时进行设置。

Word 0										
Bit12~10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
1	CYES	HLFS	ENWDTB	FSMD	FMMD1	FMMD0	HLP	PR2	PR1	PR0

位12~位10：没有使用。

这3 位一直被置“1”。

位9 (CYES)：JMP、CALL 指令周期选择位

0: 1 个周期

1: 2 个周期

位8 (HLFS)：主、从振荡器选择位

0: 当复位发生时CPU 选择从振荡器

1: 当复位发生时CPU 选择主振荡器

位7 (ENWDTB)：看门狗定时器使能位

0: 使能

1: 禁止

位6 (FSMD)：从振荡器类型选择位

0: RC 振荡模式（内部电容C）

1: XTAL 模式（Xin、Xout）

位5, 4 (FMMD0, 1)：主振荡器类型选择位

FMMD1	FMMD0	Main oscillator type
0	0	RC type (external R, internal C)
0	1	XTAL type (R-OSCI, OSC0)
1	X	PLL type

位3 (HLP)：功耗选择位。如果系统通常工作在Green 模式下，必须要进行低功耗设置。若考虑功耗问题，推荐用户选择低功耗模式。

0: 低功耗模式

1: 高功耗模式

位2~位0 (PR2~PR0)：保护位

PR2~PR0 是保护位，保护类型如下：

PR2	PR1	PR0	Protect
1	1	1	Disable
others			Enable

6.12、指令集

指令集的每个指令都是包括一个操作代码和一个或更多操作数的13-bit 字。正常情况下，所有指令的执行都占用一个指令周期（一个指令周期包含2 个振荡器周期），除了指令“MOVR2, A”、“ADD R2, A”改变程序计数器（PC）或者是R2 的算术或逻辑操作指令（例如：“SUB R2, A”、“BS (C)

R2, 6”、“CLR R2”…)。在这种情况下,指令的执行需要两个指令周期。

有些情况下,如果指令周期的规格不符合某些应用要求,可以通过以下方式进行改变:

“JMP:”、“CALL”、“RET”、“RETL”、“RETI”和条件跳转指令(“JBS”、“JBC”、“JZ”、“JZA”、“DJZ”、“DJZA”检测为真时执行两个周期。写入程序计数器的指令同样需要两个周期。

另外,指令集还具有以下特征:

- 1) 寄存器的每一位都有可以直接进行置位、清除或检测。
- 2) I/O 寄存器可以作为通用寄存器组,即同样的指令可对I/O 寄存器操作。

符号“R”表示一个寄存器指示器,它指示指令使用的是哪个寄存器(包括操作寄存器组和通用寄存器组)。符号“b”表示一个比特位指示器,它指示对应于寄存器“R”的相应位。符号“k”表示一个8 或10 比特常数或符号值。

INSTRUCTION BINARY	HEX	MNEMONIC	OPERATION	STATUS AFFECTED
0 0000 0000 0000	0000	NOP	No Operation	None
0 0000 0000 0001	0001	DAA	Decimal Adjust A	C
0 0000 0000 0011	0003	SLEP	0 → WDT, Stop oscillator	T, P
0 0000 0000 0100	0004	WDTC	0 → WDT	T, P
0 0000 0000 rrrr	000r	IOW R	A → IOCR	None <Notel>
0 0000 0001 0000	0010	ENI	Enable Interrupt	None
0 0000 0001 0001	0011	DISI	Disable Interrupt	None
0 0000 0001 0010	0012	RET	[Top of Stack] → PC	None
0 0000 0001 0011	0013	RETI	[Top of Stack] → PC, Enable Interrupt	None
0 0000 0001 rrrr	001r	IOR R	IOCR → A	None <Notel>
0 0000 01rr rrrr	00rr	MOV R, A	A → R	None
0 0000 1000 0000	0080	CLRA	0 → A	Z
0 0000 11rr rrrr	00rr	CLR R	0 → R	Z
0 0001 00rr rrrr	01rr	SUB A, R	R-A → A	Z, C, DC
0 0001 01rr rrrr	01rr	SUB A, R	R-A → R	Z, C, DC
0 0001 10rr rrrr	01rr	DECA R	R-1 → A	Z
0 0001 11rr rrrr	01rr	DEC R	R-1 → R	Z
0 0010 00rr rrrr	02rr	OR A, R	A ∨ R → A	Z
0 0010 01rr rrrr	02rr	OR R, A	A ∨ R → R	Z
0 0010 10rr rrrr	02rr	AND A, R	A & R → A	Z
0 0010 11rr rrrr	02rr	AND R, A	A & R → R	Z
0 0011 00rr rrrr	03rr	XOR A, R	A ⊕ R → A	Z
0 0011 01rr rrrr	03rr	XOR R, A	A ⊕ R → R	Z
0 0011 10rr rrrr	03rr	ADD A, R	A + R → A	Z, C, DC

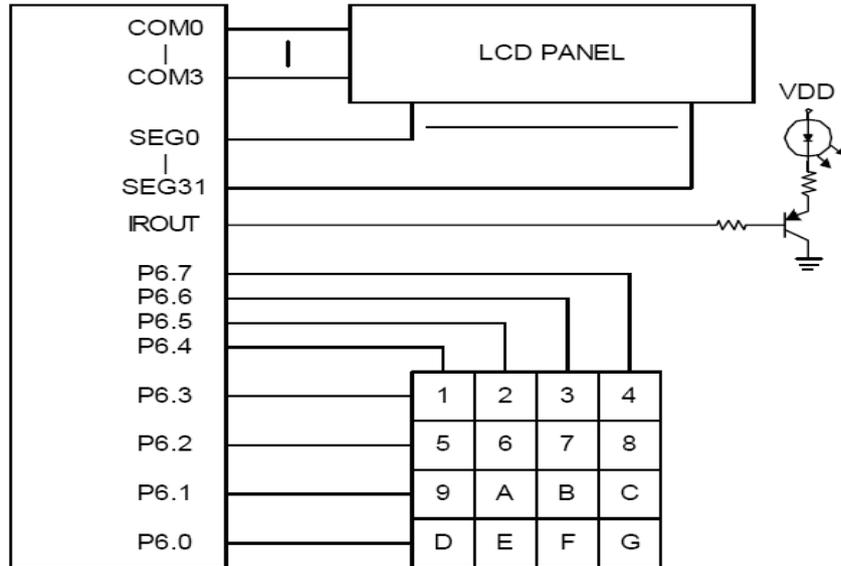
0 0011 11rr rrrr	03rr	ADD R, A	A + R → R	Z, C, DC
0 0100 00rr rrrr	04rr	MOV A, R	R → A	Z
0 0100 01rr rrrr	04rr	MOV R, R	R → R	Z
0 0100 10rr rrrr	04rr	COM R	/R → A	Z
0 0100 11rr rrrr	04rr	COM R	/R → R	Z
0 0101 00rr rrrr	05rr	INCA R	R+1 → A	Z
0 0101 01rr rrrr	05rr	INC R	R+1 (R	Z
0 0101 10rr rrrr	05rr	DJZA R	R-1 (A, skip if zero	None
0 0101 11rr rrrr	05rr	DJZ R	R-1 (R, skip if zero	None
0 0110 00rr rrrr	06rr	RRCA R	R(n) (A(n-1), R(0) (C, C (A(7)	C
0 0110 01rr rrrr	06rr	RRC R	R(n) (R(n-1), R(0) (C, C (R(7)	C
0 0110 10rr rrrr	06rr	RLCA R	R(n) (A(n+1), R(7) (C, C (A(0)	C
0 0110 11rr rrrr	06rr	RLC R	R(n) (R(n+1), R(7) (C, C (R(0)	C
0 0111 00rr rrrr	07rr	SWAPA R	R(0-3) (A(4-7), R(4-7) (A(0-3)	None
0 0111 01rr rrrr	07rr	SWAP R	R(0-3) (R(4-7)	None
0 0111 10rr rrrr	07rr	JZA R	R+1 (A, skip if zero	None
0 0111 11rr rrrr	07rr	JZ R	R+1 (R, skip if zero	None
0 100b bbrr rrrr	0xxx	BC R, b	0 (R(b)	None
0 101b bbrr rrrr	0xxx	BS R, b	1 (R(b)	None
0 110b bbrr rrrr	0xxx	JBC R, b	if R(b)=0, skip	None
0 111b bbrr rrrr	0xxx	JBS R, b	if R(b)=1, skip	None
1 00kk kkkk kkkk	1kkk	CALL k	PC+1 ([SP], (Page, k) (PC	None
1 01kk kkkk kkkk	1kkk	JMP k	(Page, k) (PC	None
1 1000 kkkk kkkk	18kk	MOV A, k	k (A	None
1 1001 kkkk kkkk	19kk	OR A, k	A (k (A	Z
1 1010 kkkk kkkk	1Akk	AND A, k	A & k (A	Z
1 1011 kkkk kkkk	1Bkk	XOR A, k	A (k (A	Z
1 1100 kkkk kkkk	1Ckk	RETL k	k (A, [Top of Stack] (PC	None
1 1101 kkkk kkkk	1Dkk	SUB A, k	k-A (A	Z, C, DC
1 1110 1000 00kk	1E8k	PAGE k	k→R3(6:5)	None
1 1110 1001 00kk	1E9k	BANK k	k→R4(7:6)	None

1 1111 kkkk kkkk	1Fkk	ADD A, k	k+A (A	Z, C, DC
------------------	------	----------	---------	----------

〈注意1〉此指令只适用于IOCF0~IOCF0, IOCF1~IOCF1。

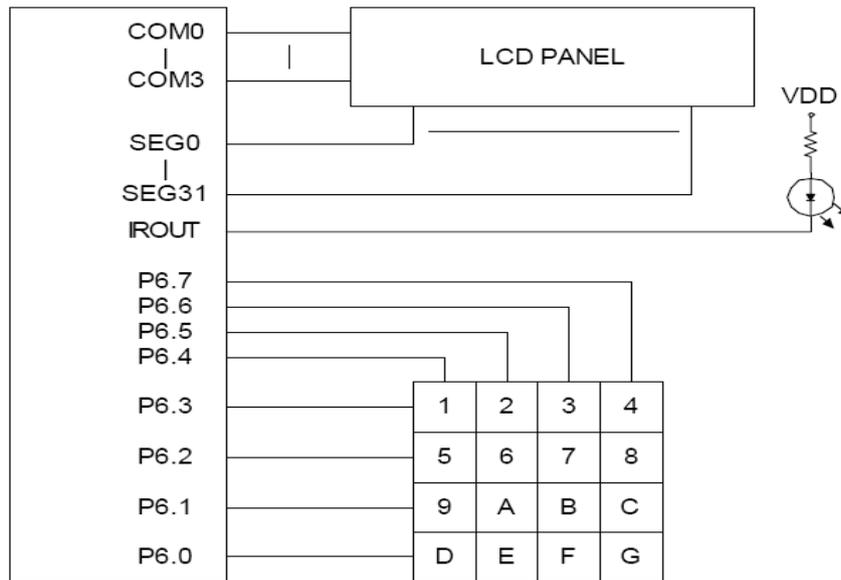
7、典型应用线路

7. 1、应用线路 1



IROUT 控制外部 BJT 电路驱动红外发射二极管

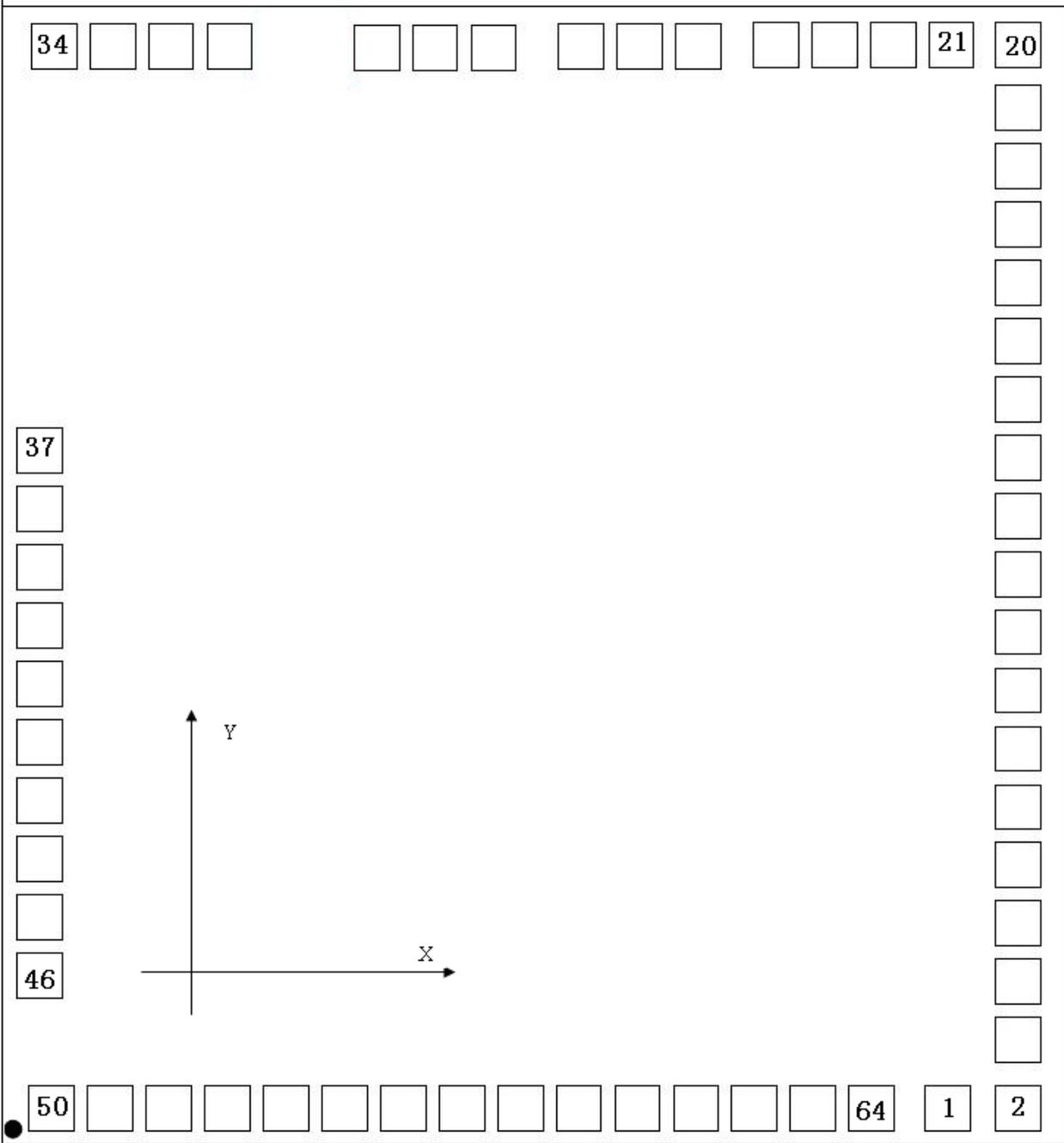
7. 2、应用线路 2



IROUT 直接驱动红外发射二极管

8、PAD 图与 PAD 坐标

8.1、PAD 图

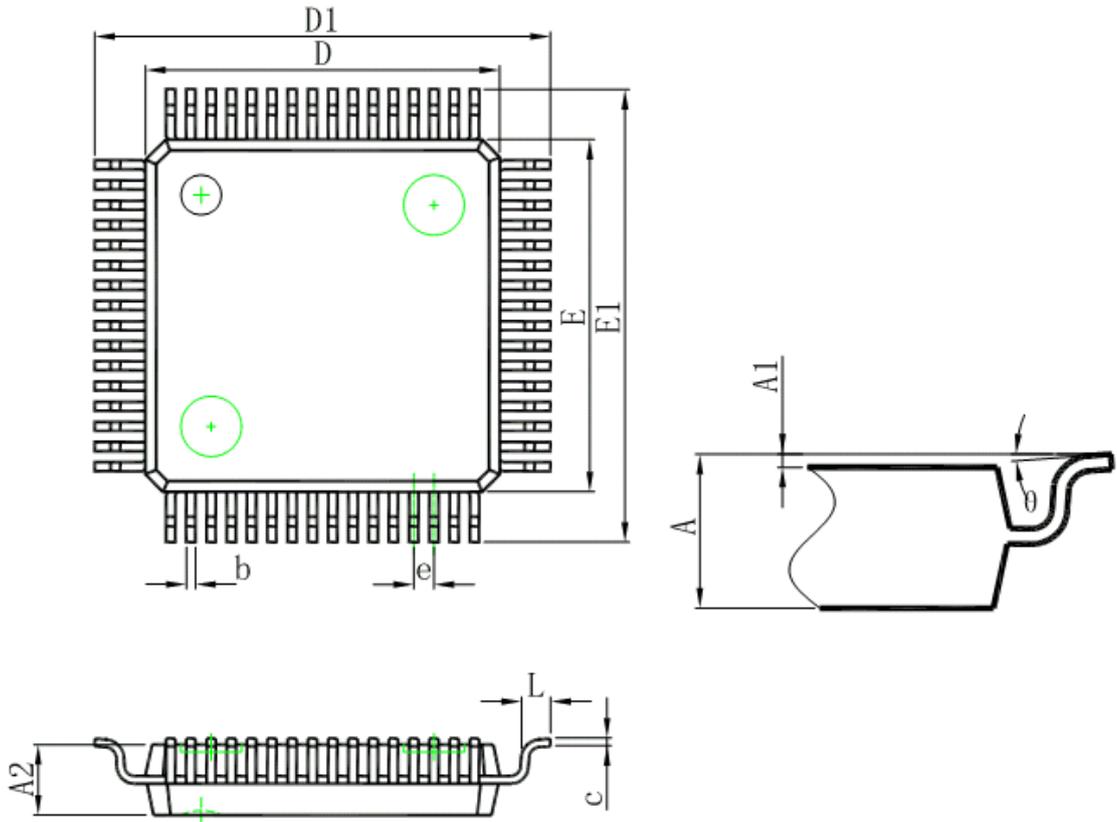


8.2、PAD 坐标

序号	名称	坐标	序号	名称	坐标
1	SEG15	(1774.4 , 68)	33	INT1	(206.4 , 2070.8)
2	SEG14	(1904.35 , 68)	34	TCC	(96.4 , 2070.8)
3	SEG13	(1904.35 , 195.3)	35	NC	\
4	SEG12	(1904.35 , 305.3)	36	NC	\
5	SEG11	(1904.35 , 415.3)	37	IROUT	(70 , 1307.5)
6	SEG10	(1904.35 , 525.3)	38	P6.0	(70 , 1197.5)
7	SEG9	(1904.35 , 635.3)	39	P6.1	(70 , 1087.5)
8	SEG8	(1904.35 , 745.3)	40	P6.2	(70 , 977.5)
9	SEG7	(1904.35 , 855.3)	41	P6.3	(70 , 867.5)
10	SEG6	(1904.35 , 965.3)	42	P6.4	(70 , 757.5)
11	SEG5	(1904.35 , 1075.3)	43	P6.5	(70 , 647.5)
12	SEG4	(1904.35 , 1185.3)	44	P6.6	(70 , 537.5)
13	SEG3	(1904.35 , 1295.3)	45	P6.7	(70 , 427.5)
14	SEG2	(1904.35 , 1405.3)	46	P8.7	(70 , 317.5)
15	SEG1	(1904.35 , 1515.3)	47	NC	\
16	SEG0	(1904.35 , 1625.3)	48	NC	\
17	COM3	(1904.35 , 1735.3)	49	NC	\
18	COM2	(1904.35 , 1845.3)	50	P8.6	(91.4 , 68)
19	COM1	(1904.35 , 1955.3)	51	P8.5	(201.4 , 68)
20	COM0	(1904.35 , 2074.3)	52	P8.4	(311.4 , 68)
21	VB	(1780.45 , 2074.3)	53	P8.3	(421.4 , 68)
22	VA	(1670.45 , 2074.3)	54	P8.2	(531.4 , 68)
23	VLCD2	(1560.45 , 2074.3)	55	P8.1	(641.4 , 68)
24	VLCD3	(1450.45 , 2074.3)	56	P8.0	(751.4 , 68)
25	/RESET	(1304.45 , 2070.8)	57	P7.7	(861.4 , 68)
26	GND	(1194.45 , 2070.8)	58	P7.6	(971.4 , 68)
27	R-OSCI	(1084.45 , 2070.8)	59	P7.5	(1081.4 , 68)
28	OSCO	(921.75 , 2067.1)	60	P7.4	(1191.4 , 68)
29	VDD	(811.75 , 2067.1)	61	P7.3	(1301.4 , 68)
30	XIN	(701.75 , 2067.1)	62	P7.2	(1411.4 , 68)
31	XOUT	(426.4 , 2070.8)	63	P7.1	(1521.4 , 68)
32	INT0	(316.4 , 2070.8)	64	P7.0	(1631.4 , 68)

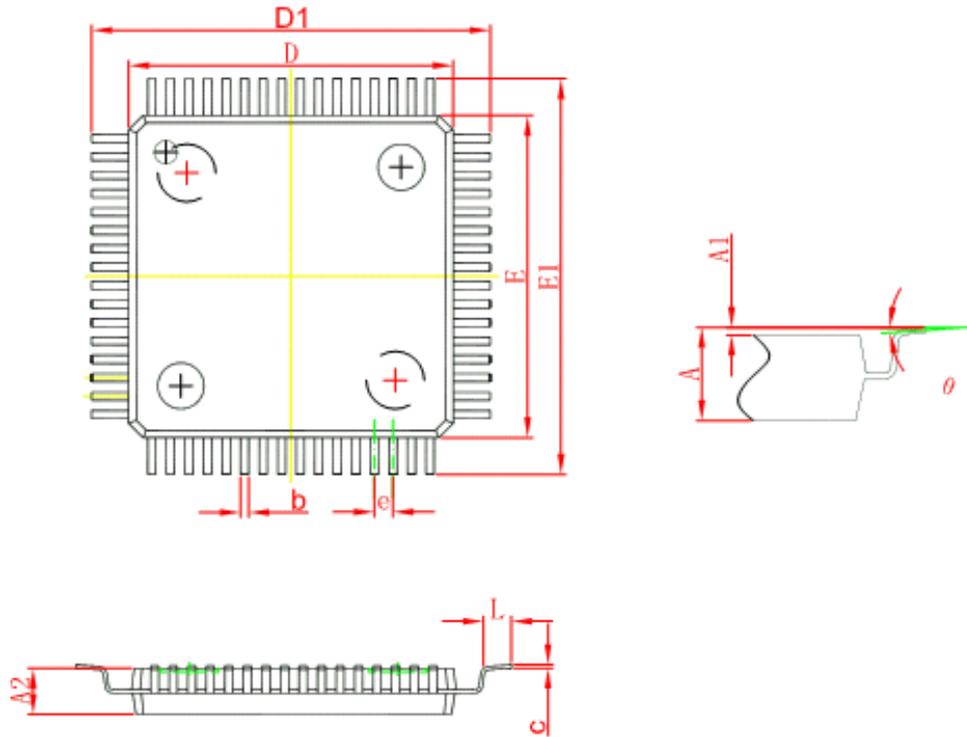
9、封装尺寸与外形图

9. 1、LQFP64 (7×7) 外形图与封装尺寸



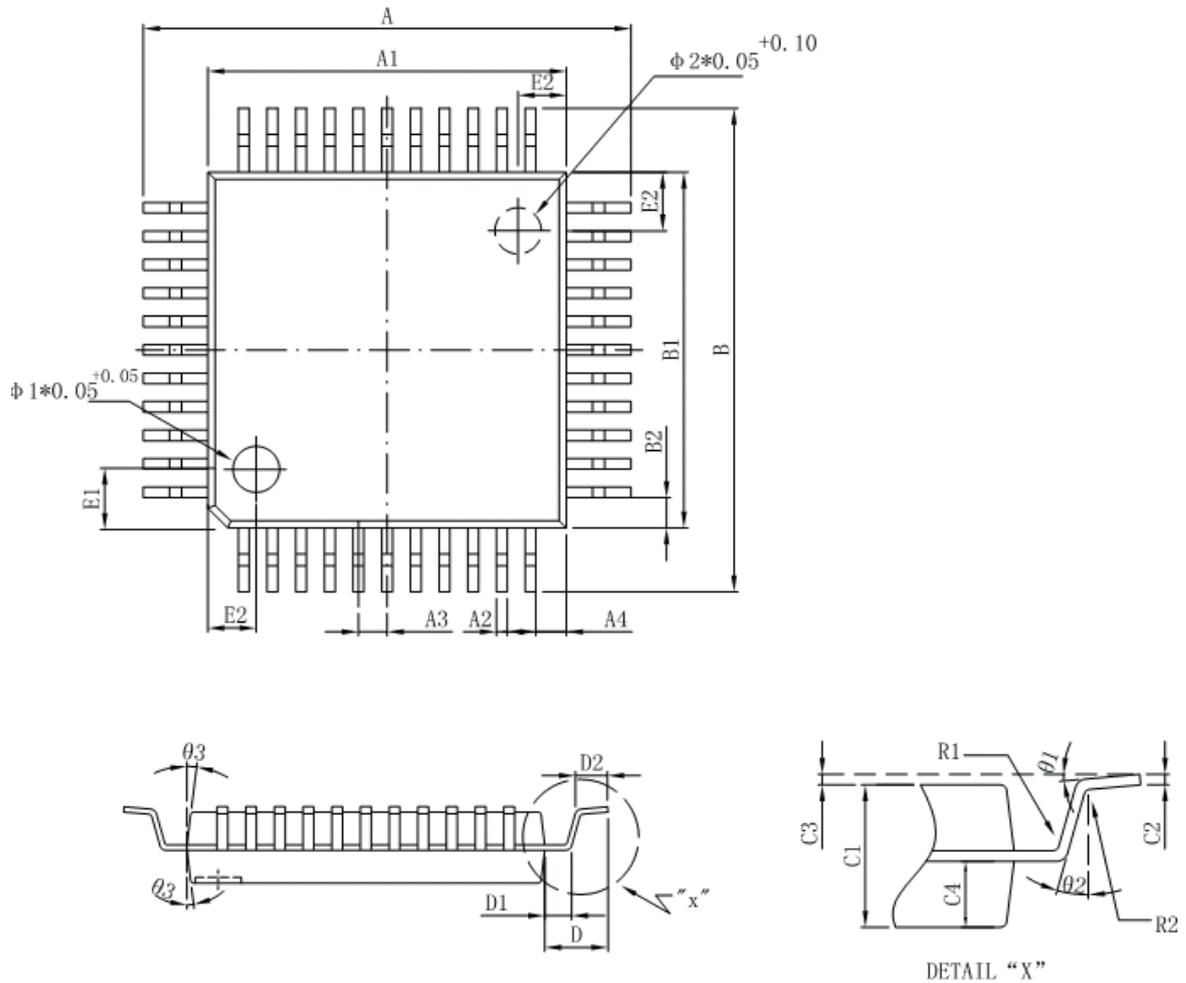
Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A		1.600		0.063
A1	0.050	0.150	0.002	0.006
A2	1.350	1.450	0.053	0.057
b	0.170	0.240	0.007	0.009
c	0.090	0.200	0.004	0.008
D	6.900	7.100	0.272	0.280
D1	8.850	9.150	0.348	0.360
E	6.900	7.100	0.272	0.280
E1	8.850	9.150	0.348	0.360
e	0.400 (BSC)		0.016 (BSC)	
L	0.450	0.750	0.018	0.030
theta	1°	7°	1°	7°

9. 2、QFP64 外形图与封装尺寸



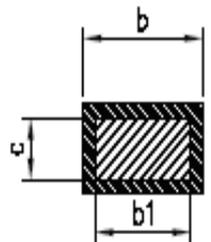
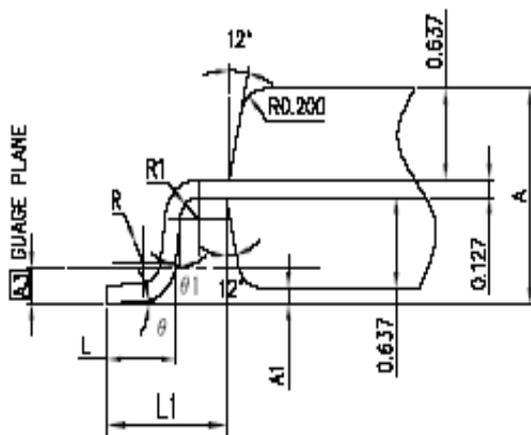
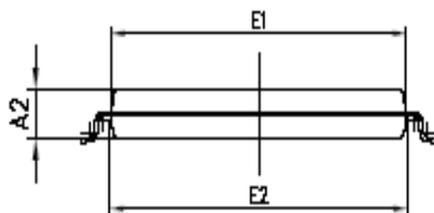
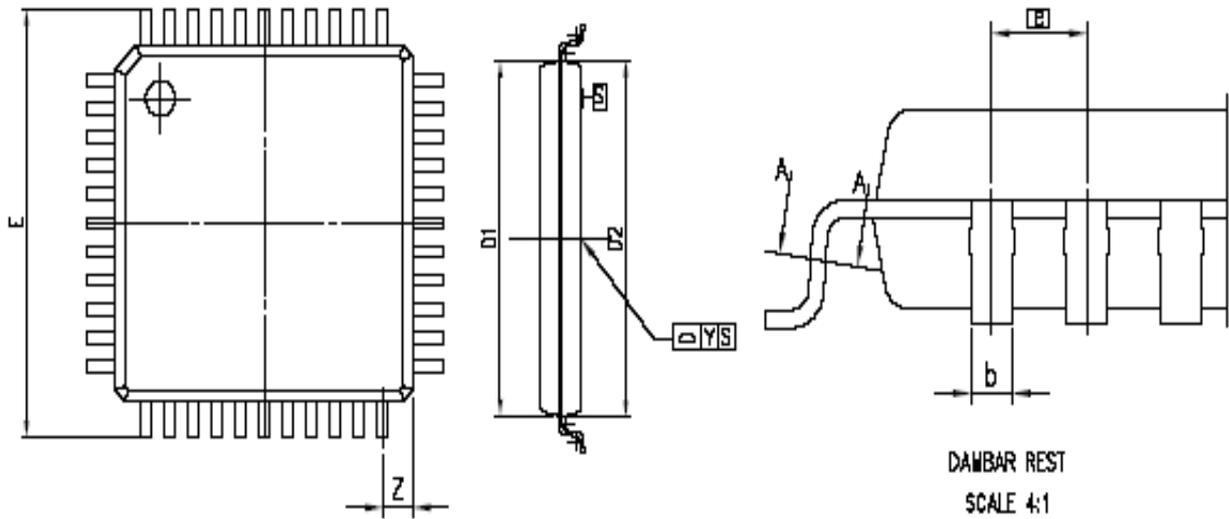
Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A		2.450		0.096
A1	0.050	0.250	0.002	0.010
A2	1.800	2.200	0.071	0.087
b	0.300	0.450	0.012	0.018
c	0.110	0.230	0.004	0.009
D	13.900	14.100	0.547	0.555
D1	17.050	17.350	0.671	0.683
E	13.900	14.100	0.547	0.555
E1	17.050	17.350	0.671	0.683
e	0.800 (BSC)		0.031 (BSC)	
L	0.730	1.030	0.029	0.041
θ	0°		7°	

9.3、QFP44 外形图与封装尺寸



尺寸 标注	最小 (mm)	最大 (mm)	尺寸 标注	最小 (mm)	最大 (mm)
A	13.20	14.00	D	1.8TYP	
A (短脚)	12.90	13.50	D (短脚)	1.6TYP	
A1	9.90	10.10	D1	0.80TYP	
A2	0.30	0.375	D2	0.60	1.00
A3	0.67	0.93	E1	1.34	1.42
A4	0.85TYP		E2	1.37	1.45
B	13.20	14.00	R1	0.13MIN	
B (短脚)	12.90	13.50	R2	0.13	0.3
B1	9.90	10.10	phi 1	1.5TYP	
B2	0.85TYP		phi 2	1.5TYP	
C1	1.90	2.10	theta 1	4° TYP	
C2	0.11	0.23	theta 2	20° TYP	
C3	0.05	0.20	theta 3	8° TYP	
C4	0.904	0.944			

9.4、LQFP44 外形图与封装尺寸



Symbol	Min	Nom	Max
A	-----	-----	1.63
A1	0.015	-----	0.020
A2	1.30	1.40	1.50
$\overline{A2}$	-----	0.254	-----
b	0.320	0.370	0.420
b1	0.300	0.350	0.400
c	-----	0.127	-----
D1	9.85	9.95	10.05
D2	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.85	9.95	10.05
E2	9.90	10.00	10.10
$\overline{E2}$	-----	0.800	-----
L	0.42	-----	0.72
L1	0.95	1.00	1.15
R	0.1	-----	0.25
R1	0.1	-----	-----
θ	0	-----	10°
$\theta1$	0	-----	-----
y	-----	-----	0.1
Z	-----	1.00	-----

10、声明及注意事项：**10.1、产品中有毒有害物质或元素的名称及含量**

部件名称	有毒有害物质或元素					
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价铬 (Cr(VI))	多溴联苯 (PBBs)	多溴联苯醚 (PBDEs)
引线框	○	○	○	○	○	○
塑封树脂	○	○	○	○	○	○
芯片	○	○	○	○	○	○
内引线	○	○	○	○	○	○
装片胶	○	○	○	○	○	○
说明	○：表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×：表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。					

10.2 注意

在使用本产品之前建议仔细阅读本资料；

本资料中的信息如有变化，恕不另行通知；

本资料仅供参考，本公司不承担任何由此而引起的任何损失；

本公司也不承担任何在使用过程中引起的侵犯第三方专利或其它权利的责任。

11、联系方式：